

Results based semiconductor testing system for use in the electronic development automation of integrated circuit components by conversion of data from logic simulation into machine code and storage in data files

Patent number: DE10031536

Publication date: 2001-01-18

Inventor: TURNQUIST JAMES ALAN (US); SUGAMORI SHIGERU (US); YAMOTO HIROAKI (US)

Applicant: ADVANTEST CORP (JP)

Classification:

- international: **G01R31/3183; G01R31/28;** (IPC1-7): G06F17/50; G01R31/3183

- european: G01R31/3183A

Application number: DE20001031536 20000628

Priority number(s): US19990340371 19990628

Also published as:



JP2001067395 (A)

Report a data error here

Abstract of DE10031536

System comprises a compiler that converts the result data arising during logic simulation development of a test component (DUT) into machine code, a result file for storage of the converted data, a data store for the data files, means for generation of a test pattern on the basis of the stored results data and a results file for assessment of the output signal from the DUT.

Data supplied from the **esp@cenet** database - Worldwide



①9 **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 100 31 536 A 1**

⑤1 Int. Cl.⁷:
G 06 F 17/50
G 01 R 31/3183

②1 Aktenzeichen: 100 31 536.4
②2 Anmeldetag: 28. 6. 2000
④3 Offenlegungstag: 18. 1. 2001

DE 100 31 536 A 1

③0 Unionspriorität:
09/340,371 28. 06. 1999 US

⑦1 Anmelder:
Advantest Corp., Tokio/Tokyo, JP

⑦4 Vertreter:
RA u. PA Volkmar Tetzner; PA Michael Tetzner; RA
Thomas Tetzner, 81479 München

⑦2 Erfinder:
Turnquist, James Alan, Santa Clara, Calif., US;
Sugamori, Shigeru, Santa Clara, Calif., US; Yamoto,
Hiroaki, Santa Clara, Calif., US

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

- ⑤4 Ereignisgestütztes Halbleiterprüfsystem
- ⑤7 Die vorliegende Erfindung betrifft ein Halbleiterprüfsystem, das ein Prüfmuster auf der Grundlage von Daten erzeugt, die während einer mit Hilfe eines Rechners an einem in einer Umgebung zur elektronischen Entwicklungsautomatisierung (EDA-Umgebung) entworfenen hochintegrierten Bauteil durchgeführten Logiksimulation gewonnen wurden, das hochintegrierte Bauteil prüft und die Prüfergebnisse an die EDA-Umgebung zurückleitet. Das Halbleiterprüfsystem enthält einen Compiler zur Umwandlung von bei der Durchführung einer Bauteillogiksimulation während einer Entwicklungsphase eines hochintegrierten Bauteilprüflings gewonnenen Ereignisdaten in einen Maschinenprogrammcode; eine Ereignisdatei zur Speicherung der vom Compiler umgewandelten Ereignisdaten; einen Ereignisspeicher zur Speicherung der von der Ereignisdatei stammenden Ereignisdaten in bezug zu einer bestimmten Zeitsteuerung; Mittel zur Erzeugung eines Prüfmusters auf der Grundlage der vom Ereignisspeicher kommenden Ereignisdaten und zur Zuführung des Prüfmusters zum hochintegrierten Bauteilprüfling; eine Ergebnisdatei zur Bewertung eines Antwortgangssignals des hochintegrierten Bauteilprüflings und zum Speichern von sich ergebenden Bewertungsdaten und Mittel zur Bewertung des Entwurfs für das hochintegrierte Bauteil auf der Grundlage der in der Ergebnisdatei gespeicherten Daten.

DE 100 31 536 A 1

Die vorliegende Erfindung betrifft ein Halbleiterentwicklungs- und Prüfsystem zur Entwicklung und zum Prüfen von integrierten Halbleiterschaltungen, wie etwa hochintegrierten Schaltungen (LSI-Schaltungen), und insbesondere ein ereignisgestütztes Entwicklungs- und Prüfsystem für integrierte Halbleiterschaltungen zum Prüfen einer integrierten Halbleiterschaltung durch Erzeugung eines ereignisgestützten Prüfmusters, das direkt aus in einer Entwicklungsphase der integrierten Halbleiterschaltung mit Hilfe eines CAD-Verfahrens (rechnergestützten Entwicklungsverfahrens) erzeugten Logiksimulationsdaten gebildet wird.

Fig. 1 zeigt ein schematisches Blockschaltbild eines Beispiels für ein Halbleiterprüfsystem zum Prüfen einer (im folgenden auch als "integrierter Schaltungsbauteil", "hochintegrierter Bauteilprüfung" bzw. "Bauteilprüfung" bezeichneten) integrierten Halbleiterschaltung.

Beim dem im Beispiel gemäß Fig. 1 dargestellten Prüfprozessor 1 handelt es sich um einen Prozessor, der speziell zur Steuerung der Operation des Prüfsystems durch einen Prüfgerätsbus im Halbleiterprüfsystem vorgesehen ist. Auf der Grundlage von durch den Prüfprozessor bereitgestellten Musterdaten liefert ein Mustergenerator 2 Zeitsteuerungsdaten und Wellenformdaten an einen Zeitsteuerungsgenerator 3 bzw. einen Wellenformattierer 4. Der Wellenformattierer 4 erzeugt mit Hilfe der vom Mustergenerator 2 kommenden Wellenformdaten und der vom Zeitsteuerungsgenerator 3 gelieferten Zeitsteuerungsdaten ein Prüfmuster, das durch einen Treiber 5 einem Bauteilprüfung (DUT) 9 zugeführt wird.

Ein durch das Prüfmuster hervorgerufenen Antwortsignal vom Bauteilprüfung 9 wird mit Hilfe eines analogen Komparators 6 in bezug zu einem vorbestimmten Schwellen-Spannungsniveau in ein Logiksignal umgewandelt. Das Logiksignal wird durch einen Logikkomparator 7 mit vom Mustergenerator 2 bereitgestellten SOLL-Werten verglichen und das Ergebnis des Logikvergleichs in einem Fehlerspeicher 8 entsprechend der Adresse des Bauteilprüfungs 9 abgespeichert. Der Treiber 5, der analoge Komparator 6 und die (nicht dargestellten) Umschalter zum Wechsel der Pins des Bauteilprüfungs sind in einer Pinelektronik 20 angeordnet.

Die Entwicklung von integrierten Halbleiterschaltungen, beispielsweise von hochintegrierten Schaltungen (LSIs), erfolgt beinahe immer durch ein Entwicklungsverfahren unter Verwendung eines rechnergestützten Entwicklungsprogramms (CAD-Programms). Eine derartige Entwicklungs-umgebung, bei der ein CAD-Programm zum Einsatz kommt, wird auch als Umgebung zur elektronischen Entwicklungsautomatisierung (EDA-Umgebung) bezeichnet.

Bei einem solchen Halbleiter-Entwicklungsverfahren in einer EDA-Umgebung werden die gewünschten Halbleiterschaltungen in einer hochintegrierten Schaltung mit Hilfe einer Hardware-Spezifikationssprache, wie etwa VHDL bzw. Verilog, erzeugt. Außerdem werden bei diesem Verfahren Funktionen in der genannten Weise entworfenen Halbleiterschaltungen mittels einer Simulationssoftware, eines sogenannten Bauteillogiksimulators, an einem Rechner bewertet.

Ein Bauteillogiksimulator umfaßt eine Schnittstelle, die üblicherweise als Prüfbank bezeichnet wird und durch die den Bauteilentwurfsdaten (Bauteilmodell), welche die gewünschten Halbleiterschaltungen repräsentieren, Prüfdaten (Vektoren) zugeführt und die sich ergebenden Antwortsignale der entworfenen Halbleiterschaltungen bewertet werden.

Nach Beendigung der Entwicklungsphase der hochinte-

grierten Schaltung werden die eigentlichen hochintegrierten Bauteile hergestellt und mit Hilfe eines Halbleiterprüfsystems, beispielsweise eines Prüfgeräts für hochintegrierte Schaltungen, geprüft, um festzustellen, ob die hochintegrierten Bauteile die gewünschten Funktionen fehlerfrei ausführen. Wie bereits erwähnt, leitet dabei ein Prüfgerät für hochintegrierte Schaltungen ein Prüfmuster (Prüfvektor) an einen hochintegrierten Bauteilprüfung und vergleicht die sich ergebenden Ausgangssignale vom hochintegrierten Bauteil mit SOLL-Wert-Daten, um zu bestimmen, ob das hochintegrierte Bauteil fehlerfrei oder fehlerhaft arbeitet.

Zur Prüfung eines hochintegrierten Bauteils hoher Funktionalität und Dichte muß dem hochintegrierten Bauteil ein entsprechend komplexes und umfangreiches Prüfmuster zugeführt werden, was die Herstellung des Prüfmusters entsprechend arbeitsintensiv und zeitaufwendig macht.

Da das vom Prüfgerät für hochintegrierte Schaltungen beim Prüfen tatsächlich hergestellter integrierter Halbleiterschaltungen durchgeführte Prüfverfahren eine erhebliche Ähnlichkeit mit dem vom Bauteillogiksimulator beim Prüfen der Entwurfsdaten der Halbleiterschaltung im oben erwähnten CAD-Verfahren eingesetzten Prüfverfahren aufweist, wurde bereits zur Erhöhung der Gesamtprüfleistung und der Produktivität bei integrierten Halbleiterschaltungen versucht, die während des Einsatzes des Bauteillogiksimulators erzeugten Daten bei einer Prüfung der tatsächlichen erzeugten integrierten Halbleiterschaltungen zu verwenden.

So wird beispielsweise versucht, Prüfmuster und SOLL-Wert-Muster für ein Prüfgerät für integrierte Schaltungen zum Prüfen der geplanten integrierten Halbleiterschaltungen unter Verwendung der bei der Durchführung der Bauteillogiksimulation gewonnenen Daten (Speicherauszugsdatei) zu erzeugen. Fig. 2 zeigt in einem Schemadiagramm einen Gesamtüberblick über die Beziehung zwischen einer Entwicklungsphase einer integrierten Halbleiterschaltung und einer Prüfphase der integrierten Halbleiterschaltung. Das dargestellte Beispiel betrifft dabei eine Situation, in der eine höchstintegrierte Schaltung (VLSI), etwa ein Systemchip (SoC) 23 in einer Umgebung zur elektronischen Entwicklungsautomatisierung (EDA-Umgebung) entworfenen wird.

Nach der Entwicklung der integrierten Halbleiterschaltung 23 in der EDA-Umgebung erhält man eine Entwurfsdatei 25 und eine Prüfdatei 33. Durch verschiedene Datenumwandlungsvorgänge werden die Entwurfsdaten in Daten auf physikalischer Ebene umgewandelt, die jedes Gatter der entworfenen integrierten Halbleiterschaltung anzeigen. Auf der Grundlage dieser physikalischen Daten wird nun in einem Herstellungsverfahren für integrierte Schaltungen (Silizium-Verfahren) eine tatsächliche integrierte Schaltung 29 erzeugt.

Die auf diese Weise erzeugte integrierte Schaltung wird sodann mit Hilfe eines Halbleiterprüfsystems 30 geprüft. Durch eine Logiksimulation mit Hilfe einer Prüfbank 34 unter Verwendung der in der Entwicklungsphase der integrierten Schaltung gewonnenen Prüfdaten wird hierfür eine Datei 35 erzeugt, die die Beziehung zwischen Eingangs- und Ausgangssignalen der integrierten Schaltung wiedergibt. Ein Beispiel für eine derartige Datei ist beispielsweise die VCD-Datei (Wertänderungs-Speicherauszugsdatei) von Verilog.

Wie später noch genauer erläutert wird, wird durch eine Umwandlungssoftware 37 sodann eine Formatumwandlung durchgeführt, bei der die in einem ereignisgestützten Format geschriebene VCD-Datei 35 in ein Prüfsignal mit zyklusgestütztem Format umgewandelt wird. In einer Datei 38 im Halbleiterprüfsystem 30 wird dementsprechend ein zyklusgestütztes Prüfmuster abgespeichert. Eine Prüfgerät-Hard-

ware **39** führt dieses Prüfmuster dem Bauteilprüfling **29** zum Prüfen der Funktionen des Bauteils usw. zu.

Wie bereits kurz erwähnt, liegen bei derartigen Logiksimulationsdaten die einem Bauteilmodell zuzuführenden Prüfmuster ebenso wie die sich ergebenden Ausgangssignale (SOLL-Wert-Muster) des Bauteilmodells in einem ereignisgestützten Format vor. Dabei entsprechen die ereignisgestützten Daten den Stellen eines Wechsels im Prüfmuster vom Binär "1" zum Binär "0" oder umgekehrt (Ereignisse) in bezug zur verstrichenen Zeit. Üblicherweise wird die verstrichene Zeit als Zeitspanne ab einem bestimmten Bezugspunkt (absolute Zeitdifferenz) oder ab dem vorhergegangenen Ereignis (relative Zeitdifferenz) angegeben.

Bei einem tatsächlich vorhandenen Prüfgerät für hochintegrierte Schaltungen (Halbleiterprüfsystem) liegen die Prüfmuster hingegen in einem zyklusgestützten Format vor. Bei zyklusgestützten Daten werden alle Variablen eines Prüfmusters für jeden Prüfzyklus (Prüfgeschwindigkeit) des Prüfgeräts für hochintegrierte Schaltungen festgelegt. Dabei wird in einem üblichen Prüfgerät für hochintegrierte Bauteile ein Prüfmuster für einen entsprechenden Prüfzyklus auf der Grundlage von in den Prüfmusterdaten enthaltenen Beschreibungen des Prüfzyklus (Prüfgerätgeschwindigkeit), einer Wellenform (Art der Wellenform und Zeitsteuerungsflanken) und von Vektoren gebildet, worauf später noch näher eingegangen wird.

Wie bereits erwähnt, werden in vorhandenen Prüfgeräten für hochintegrierte Schaltungen zyklusgestützte Daten verwendet, während die in einer EDA-Umgebung erzeugten Daten ereignisgestützt sind. Um Prüfmuster zum Prüfen von Halbleiterbauteilen effektiv zu erzeugen, die auf der Grundlage von während der Entwicklungsphase des Halbleiterbauteils gewonnenen CAD-Daten hergestellt wurden, ist es also notwendig, die ereignisgestützten Daten in zyklusgestützte Daten umzuwandeln.

Dementsprechend ruft beim bereits erwähnten, in **Fig. 2** dargestellten Beispiel die Umwandlungssoftware **37** die bei der Durchführung der Bauteillogiksimulation während der Entwicklung des Halbleiterbauteils gewonnenen Musterdaten und Zeitsteuerungsdaten aus der Speicherauszugsdatei **35** ab und verwandelt die abgerufenen Daten in zyklusgestützte Daten. Die derart in ein zyklusgestütztes Format gebrachten Musterdaten und Zeitsteuerungsdaten umfassen Beschreibungen von Prüfzyklen (Prüfgerätgeschwindigkeit), Wellenformen (Art der Wellenformen, Zeitsteuerungsflanken) und Vektoren. Die Musterdaten und die Zeitsteuerungsdaten werden dann in der Musterdatei **38** im Prüfsystem **30** gespeichert.

Auf der Grundlage der in der Musterdatei **38** gespeicherten Daten erzeugt das Prüfgerät **39**, bei dem es sich um ein zyklusgestütztes Prüfsystem handelt, nun Prüfmuster, die dem Bauteilprüfling **29** zugeführt werden. Wie bereits erwähnt, werden die Prüfmuster für vorhandene Prüfgeräte für hochintegrierte Schaltungen mit Hilfe der in den Musterdaten und Zeitsteuerungsdaten enthaltenen Prüfzyklusdaten (Prüfgerätgeschwindigkeitsdaten), Wellenformdaten (Daten über die Art der Wellenform und die Zeitsteuerungsflanken) und Vektordaten formatiert.

Die Struktur der zyklusgestützten Daten läßt sich **Fig. 3** entnehmen. Beim Beispiel gemäß **Fig. 3** werden die zyklusgestützten Prüfmuster in einer Prüfmusterdatei **41** und einer Prüfplandatei **42** gespeichert. Mit Hilfe des in **Fig. 1** dargestellten Wellenformatierers **4** wird unter Verwendung der in den genannten Dateien enthaltenen Daten ein gewünschtes, durch die Wellenformen **45** dargestelltes Prüfmuster formatiert. Hierbei sind in der Prüfmusterdatei **41** Vektordaten (die auch als Musterdaten bezeichnet werden) gespeichert, während in der Prüfplandatei **42** die Zeitsteuerungsdaten ab-

speichert sind, d. h. die Daten, die die Prüfzyklen (Prüfgerätgeschwindigkeit) und Wellenformen (Art der Wellenformen und Zeitsteuerungsflanken) betreffen.

Wie sich **Fig. 3** entnehmen läßt, sind zur Formatierung der gewünschten Wellenformen **45** für jeden Prüfzyklus in einer Musterbeschreibung **46** Vektordaten, wie "1", "0" und "X", und zudem in einer Zeitsteuerungsdaten-Beschreibung **47** Wellenformen und Verzögerungszeiten festgelegt. Die genannten Daten müssen dabei für jeden Prüfzyklus angegeben werden.

Hingegen weisen die in der Entwicklungsphase des hochintegrierten Bauteils in der EDA-Umgebung erzeugten Daten, etwa die bei der Durchführung der Bauteillogiksimulation gewonnenen Daten, wie bereits erwähnt, eine ereignisgestützte Datenstruktur auf, die sich grundlegend von der Datenstruktur der in **Fig. 3** dargestellten zyklusgestützten Daten unterscheidet. Die sich ergebende Situation wird im folgenden unter Bezugnahme auf **Fig. 4** noch näher erläutert. Bei diesem Beispiel zeigen die Wellenformen **58** in **Fig. 4** die Ereignisdaten aus einer bei der Durchführung der Logiksimulation erzeugten Speicherauszugsdatei **57** in einer Ereigniszeitfolge, d. h. die Ereignisdaten der Speicherauszugsdatei geben hier mit Hilfe einer auf die Zeit bezogenen Setz- und Rücksetz-Liste jeden Punkt an, an der sich die Wellenformen **58** verändern.

Im folgenden wird unter Bezugnahme auf **Fig. 4** kurz ein Verfahren zur Bildung der Speicherauszugsdatei erläutert. Bei der Entwicklung eines hochintegrierten Bauteils in einer EDA-Umgebung werden die Entwurfsdaten in verschiedenen Beschreibungsniveaus (einer Beschreibungshierarchie) ausgedrückt. Dabei wird auf einem höheren Niveau eine stärker funktionale Beschreibung verwendet, die dann für niedrigere Niveaus derart umgewandelt wird, daß die Beschreibung auf dem niedrigsten Niveau der Entwurfsdaten schließlich dem Niveau von Gattern der physikalischen Struktur des Halbleiterbauteils entspricht. Eine in **Fig. 4** gezeigte Registerübertragungssprachendatei (RTL-Datei) **54** speichert Entwurfsdaten, die in einer Registerübertragungssprache (RTL) wiedergegeben sind. Die RTL-Entwurfsdaten werden von einer Umwandlungssoftware **56** in Netzlistendaten umgewandelt, die in einer Netzlistendatei **56** gespeichert werden. Bei den Netzlistendaten handelt es sich um Daten, die die Beziehungen der Verbindungen zwischen Gattern wiedergeben, was der physikalischen Struktur des Halbleiterbauteils in höherem Maße entspricht, als dies bei den RTL-Entwurfsdaten der Fall ist.

Auf der Grundlage derartiger Entwurfsdaten liefert die Prüfbank **51** zur Überprüfung der Entwurfsdaten Prüfvektoren, d. h. beispielsweise eine HDL-Simulation **52** oder eine Simulation auf Gatterniveau **53**. Als Ergebnis der Entwurfsdatenbewertung empfängt die bereits erwähnte Speicherauszugsdatei die Daten, die Eingabeereignisse, den Eingabeereignissen entsprechende Ausgabeereignisse und die Zeitsteuerung dieser Ereignisse beschreiben.

Wie bereits erwähnt, werden die Prüfmuster zum Prüfen der entworfenen hochintegrierten Schaltungen mit Hilfe von Daten erzeugt, die während der Phase der rechnergestützten Entwicklung des hochintegrierten Bauteils gewonnen wurden, also beispielsweise mit Hilfe der Entwurfsbewertungsdaten aus der Durchführung der Bauteillogiksimulation in der Entwicklungsphase des hochintegrierten Bauteils. Da allerdings bei einem solchen Verfahren eine Umwandlung des Prüfmusters im Hinblick auf die unterschiedlichen Datenstrukturen (ereignisgestützt bzw. zyklusgestützt) erfolgen muß und außerdem die Hard- und Software des Prüfgeräts für hochintegrierte Schaltungen eine begrenzte Funktionsfähigkeit aufweist, lassen sich die ereignisgestützten Entwurfsbewertungsdaten nicht vollständig in zyklusge-

stützte Prüfmusterdaten umwandeln.

Dies führt dazu, daß beim Prüfen des Halbleiterbauteils mit Hilfe des aus umgewandelten Entwurfsbewertungsdaten bestehenden Prüfmusters möglicherweise Fehler eines Halbleiterbauteilprüflings nicht immer entdeckt werden. Anders ausgedrückt, kann es zu einer Verringerung der Fehlererkennungsrate (Fehlersucheffizienz) kommen. Um eine Umwandlung zu einem vollständigeren Prüfmuster zu erreichen, muß man eine längere Arbeitszeit und einen größeren Arbeitsaufwand in Kauf nehmen, was die Kosten der Prüfung (Gesamtaufwand) erhöht, während die Prüfeffizienz sinkt.

Außerdem müssen, wie ebenfalls bereits erwähnt, bei herkömmlichen Halbleiterprüfsystemen verschiedene Parameter, etwa Prüfzyklen, Prüfsignalwellenformen, Zeitsteuerungsdaten und Logikvektoren gesondert in den Prüfmuster- und Zeitsteuerungsdaten beschrieben sein, weshalb zur Erzeugung von Prüfmustern auf der Grundlage der gesondert bereitgestellten Beschreibungen der Einsatz einer komplexen und kostenintensiven Hard- und Software benötigt wird.

In der Industrie besteht somit ein Bedarf nach einem hocheffizienten Halbleiterentwicklungs- und Bewertungssystem, bei dem bei der Erzeugung von Prüfmustern und der Bewertung von Halbleiterbauteilprüflingen dieselbe Grundidee zum Tragen kommt wie bei den in der EDA-Umgebung gewonnenen Bewertungsdaten und das die Prüfergebnisse sodann zur EDA-Umgebung zurückleitet. Darüber hinaus besteht in Fachkreisen auch der Wunsch nach einer Verkürzung der zur Entwicklung und Bewertung von hochintegrierten Schaltungen benötigten Zeitspanne durch Einsatz eines neuartigen, das genannte Konzept verwirklichenden Halbleiterprüfsystems.

Der vorliegenden Erfindung liegt somit die Aufgabe zugrunde, ein Halbleiterprüfsystem zu beschreiben, das zur Erzeugung eines Prüfmusters unter direktem Einsatz von Logiksimulationsdaten eines hochintegrierten Bauteilprüflings bzw. von Prüfdaten, deren Datenstruktur (ereignisgestützt) derjenigen der in der Entwicklungsphase des hochintegrierten Bauteils in einer Umgebung zur elektronischen Entwicklungsautomation (EDA-Umgebung) gebildeten Logiksimulationsdaten entspricht, sowie zur Prüfung eines hochintegrierten Bauteils dient.

Außerdem liegt der vorliegenden Erfindung auch die Aufgabe zugrunde, ein ereignisgestütztes Halbleiterprüfsystem zu beschreiben, das in der Lage ist, unter direkter Verwendung der ereignisgestützten Simulationsdaten, die auf der Grundlage der in der Entwicklungsphase des geplanten hochintegrierten Bauteilprüflings gewonnenen CAD-Daten erzeugt wurden, ein Prüfmuster zum Prüfen eines hochintegrierten Bauteilprüflings herzustellen.

Eine weitere Aufgabe der vorliegenden Erfindung besteht darin, ein Halbleiterprüfsystem zu beschreiben, welches in der Lage ist, unter direkter Verwendung der ereignisgestützten Simulationsdaten, die auf der Grundlage der in der Entwicklungsphase des geplanten hochintegrierten Bauteilprüflings gewonnenen CAD-Daten erzeugt wurden, ein Prüfmuster zum Prüfen eines hochintegrierten Bauteilprüflings herzustellen und dadurch die Verfahrenszeit zwischen der Entwicklung eines hochintegrierten Bauteils und der Bildung des Prüfmusters erheblich zu verkürzen.

Eine weitere Aufgabe der vorliegenden Erfindung besteht darin, ein ereignisgestütztes Prüfsystem zu beschreiben, das in der Lage ist, unter direkter Verwendung der ereignisgestützten Simulationsdaten, die auf der Grundlage der in der Entwicklungsphase des geplanten hochintegrierten Bauteilprüflings gewonnenen CAD-Daten erzeugt wurden, ein Prüfmuster zum Prüfen eines hochintegrierten Bauteilprüflings herzustellen, wodurch es möglich ist, eine weniger

komplexe Soft- und Hardware im Halbleiterprüfsystem einzusetzen.

Außerdem liegt der vorliegenden Erfindung auch noch die Aufgabe zugrunde, ein ereignisgestütztes Prüfsystem zu beschreiben, das direkt mit der EDA-Entwicklungs- und Entwurfsumgebung des hochintegrierten Bauteilprüflings verbunden ist, eine Prüfung am hochintegrierten Bauteilprüfling mit Hilfe eines Prüfmusters durchführen kann, das direkt aus den Entwurfsdaten erzeugt wurde, und in der Lage ist, die Prüfergebnisse direkt in die EDA-Entwicklungs- und Entwurfsumgebung zurückzuleiten.

Schließlich ist es auch eine Aufgabe der vorliegenden Erfindung, ein ereignisgestütztes Halbleiterprüfsystem zu beschreiben, das in der Lage ist, unter direkter Verwendung der ereignisgestützten Simulationsdaten, die auf der Grundlage der in der Entwicklungsphase des geplanten hochintegrierten Bauteilprüflings gewonnenen CAD-Daten erzeugt wurden, ein Prüfmuster zum Prüfen eines hochintegrierten Bauteilprüflings herzustellen, wodurch es zu einer Verringerung der Prüfkosten und einer Erhöhung der Prüfeffizienz kommt.

Beim erfindungsgemäßen Halbleiterprüfsystem wird das Prüfmuster unter direkter Verwendung von Daten einer Speicherauszugsdatei erzeugt, bei denen es sich um die ereignisgestützten Daten handelt, die während der Durchführung der Bauteillogiksimulation am Entwurf des hochintegrierten Bauteils in der Umgebung zur elektronischen Entwicklungsautomatisierung (EDA-Umgebung) gewonnen wurden. Die Bauteilprüfung wird durchgeführt, indem das in der genannten Weise erzeugte Prüfmuster dem hochintegrierten Bauteilprüfling zugeführt und auf der Grundlage des Prüfergebnisses eine Bewertung des entworfenen hochintegrierten Bauteils an die EDA-Umgebung zurückgesendet wird.

Beim erfindungsgemäßen Halbleiterprüfsystem erfolgt die Halbleiterbauteilprüfung mit hoher Prüfeffizienz, indem die Daten direkt eingesetzt werden, die während der Durchführung der Bauteillogiksimulation am Entwurf des hochintegrierten Bauteils in der Umgebung zur elektronischen Entwicklungsautomatisierung (EDA-Umgebung) erstellt wurden. Das Halbleiterprüfsystem enthält einen Compiler zur Umwandlung von bei der Durchführung einer Bauteillogiksimulation während einer Entwicklungsphase eines hochintegrierten Bauteilprüflings gewonnenen Ereignisdaten in einen Maschinencode; eine Ereignisdatei zur Speicherung der vom Compiler umgewandelten Ereignisdaten; einen Ereignisspeicher zur Speicherung der von der Ereignisdatei stammenden Ereignisdaten in Form zweier getrennter Datentypen, wobei ein Datentyp ein ganzzahliges Vielfaches eines Referenztaktzyklus und der andere Datentyp Bruchteile des Referenztaktzyklus darstellt; Mittel zur Erzeugung eines Prüfmusters auf der Grundlage der vom Ereignisspeicher kommenden Ereignisdaten und zur Zuführung des Prüfmusters zum hochintegrierten Bauteilprüfling; eine Ergebnissdatei zur Bewertung eines Antwortausgangssignals des hochintegrierten Bauteilprüflings und zum Speichern von sich ergebenden Bewertungsdaten; und Mittel zur Bewertung des Entwurfs für das hochintegrierte Bauteil auf der Grundlage der in der Ergebnissdatei gespeicherten Daten.

Wie weiter oben bereits erläutert wurde, wird beim erfindungsgemäßen Halbleiterprüfsystem das Prüfmuster unter direkter Verwendung der während der Entwicklungsphase des Bauteils in der Umgebung zur elektronischen Entwicklungsautomatisierung (EDA-Umgebung) gewonnenen Logiksimulationsdaten des Bauteilprüflings erzeugt. Zur Durchführung der Bauteilprüfung wird das in der genannten Weise erzeugte Prüfmuster dem Bauteilprüfling zugeführt.

Beim erfindungsgemäßen Halbleiterprüfsystem können die ereignisgestützten Simulationsdaten, die aus den während der Entwicklungsphase des hochintegrierten Bauteils erzeugten CAD-Entwurfsdaten gewonnen wurden, direkt zur Bildung des für die Prüfung des hochintegrierten Bauteils einzusetzenden Prüfmusters verwendet werden.

Dementsprechend ist es beim erfindungsgemäßen Halbleiterprüfsystem möglich, die Verfahrenszeit zwischen der Entwicklung des hochintegrierten Bauteils und der Erzeugung des Prüfmusters erheblich zu verkürzen. Darüber hinaus kann das Prüfsystem aus einer erheblich einfacheren Hard- und Software gebildet werden. Zudem läßt sich das Prüfergebnis direkt zur EDA-Entwicklungsumgebung zurückleiten, weil die Struktur der Logiksimulation in der Entwicklungsphase des Bauteils und des dem Bauteil zugeführten Prüfmusters auf derselben Grundidee basieren. Schließlich läßt sich mit Hilfe des erfindungsgemäßen Halbleiterprüfsystems die Bauteilprüfung mit geringem Kostenaufwand und hoher Prüfeffizienz durchführen.

Im folgenden wird die vorliegende Erfindung unter Bezugnahme auf die beigelegte Zeichnung näher erläutert. In der Zeichnung zeigen

Fig. 1 ein Blockschaltbild eines grundlegenden Aufbaus eines Halbleiterprüfsystems (Prüfgerät für hochintegrierte Bauteile) gemäß dem Stand der Technik;

Fig. 2 ein Schemadiagramm zur Darstellung eines Gesamtüberblicks über die Zusammenhänge beim Prüfen eines hochintegrierten Bauteils mit Hilfe des herkömmlichen Halbleiterprüfsystems unter Verwendung einer bei der Durchführung einer Logiksimulation an den durch ein CAD-System in einer EDA-Umgebung gewonnenen Entwurfsdaten eines hochintegrierten Bauteils erzeugten Speicherauszugsdatei;

Fig. 3 ein Schemadiagramm zur Darstellung eines Beispiels für Beschreibungen in Musterdaten und Zeitsteuerungsdaten zur Erzeugung eines Prüfmusters mit einem zyklusgestützten Format mit Hilfe des herkömmlichen Halbleiterprüfsystems;

Fig. 4 ein Blockschaltbild zur Darstellung eines Verfahrens zur Herstellung einer Speicherauszugsdatei bei der Durchführung einer Logiksimulation an den in der EDA-Umgebung gewonnenen Entwurfsdaten für ein hochintegriertes Bauteil sowie eine Abbildung von ereignisgestützten Wellenformen, die durch die in der Speicherauszugsdatei enthaltenen Daten beschrieben werden;

Fig. 5 ein Diagramm zum Vergleich eines Beispiels für die Beschreibungen zur Erzeugung eines zyklusgestützten Prüfmusters beim herkömmlichen Halbleiterprüfsystem mit einem Beispiel für die Beschreibungen zur Erzeugung eines ereignisgestützten Prüfmusters beim erfindungsgemäßen Halbleiterprüfsystem;

Fig. 6 ein Blockschaltbild zur Darstellung der Beziehung zwischen der EDA-Umgebung und dem Prüfsystem zur Erzeugung eines zyklusgestützten Prüfmusters mit Hilfe des herkömmlichen Halbleiterprüfsystems auf der Grundlage der in der EDA-Umgebung gewonnenen Entwurfsbewertungsdaten des hochintegrierten Bauteils unter besonderer Berücksichtigung der benötigten Software;

Fig. 7 ein Blockschaltbild zur Darstellung der Beziehung zwischen der EDA-Umgebung und dem erfindungsgemäßen ereignisgestützten Prüfsystem zum Vergleich mit dem Stand der Technik gemäß **Fig. 6** unter besonderer Berücksichtigung der benötigten Software;

Fig. 8 ein Blockschaltbild zur detaillierteren Darstellung einer Beziehung zwischen der EDA-Umgebung und dem Prüfsystem zur Erzeugung eines zyklusgestützten Prüfmusters mit Hilfe des herkömmlichen Halbleiterprüfsystems auf der Grundlage der in der EDA-Umgebung gewonnenen

Entwurfsbewertungsdaten für das hochintegrierte Bauteil unter besonderer Berücksichtigung der benötigten Software;

Fig. 9 ein Blockschaltbild zur Darstellung einer Beziehung zwischen der EDA-Umgebung und dem erfindungsgemäßen ereignisgestützten Prüfsystem zum Vergleich mit dem Stand der Technik gemäß **Figur B** unter besonderer Berücksichtigung der benötigten Software;

Fig. 10 ein Blockschaltbild zum Vergleich des Halbleiterprüfsystems gemäß dem Stand der Technik mit dem erfindungsgemäßen Halbleiterprüfsystem zur Erzeugung eines Prüfmusters und zum Prüfen eines Bauteilprüflings auf der Grundlage von in der EDA-Umgebung gewonnenen Entwurfsbewertungsdaten für ein hochintegriertes Bauteil;

Fig. 11 ein Blockschaltbild zur Darstellung von Funktionen des erfindungsgemäßen Halbleiterprüfsystems und eines Gesamtüberblicks über die Beziehung zwischen dem erfindungsgemäßen Prüfsystem und der EDA-Umgebung zur Erzeugung eines Prüfmusters und zum Prüfen eines Bauteilprüflings auf der Grundlage der in der EDA-Umgebung gewonnenen Entwurfsbewertungsdaten für das hochintegrierte Bauteil; und

Fig. 12 ein Blockschaltbild zur Darstellung eines Beispiels für den Aufbau des erfindungsgemäßen ereignisgestützten Halbleiterprüfsystems.

Im folgenden werden das bevorzugte Ausführungsbeispiel der vorliegenden Erfindung und dessen Unterschied zum Stand der Technik unter Bezugnahme auf die beigelegte Zeichnung näher erläutert. **Fig. 5** zeigt ein Diagramm zum Vergleich zwischen einem Beispiel für die Beschreibungen zur Erzeugung eines zyklusgestützten Prüfmusters beim herkömmlichen Halbleiterprüfsystem und einem Beispiel für Beschreibungen zur Erzeugung eines ereignisgestützten Prüfmusters beim erfindungsgemäßen Halbleiterprüfsystem.

Die Speicherauszugsdatei **57**, in der die während der Logiksimulation in der Entwicklungsphase der integrierten Schaltung gewonnenen Ergebnisdaten abgespeichert sind, ist in **Fig. 5** im oberen Bereich dargestellt. Ein typisches Beispiel für diese Speicherauszugsdatei ist die VCD (Wertänderungs-Speicherauszugsdatei) von Verilog. Die Ausgangsdaten der Speicherauszugsdatei liegen im ereignisgestützten Format vor, wobei die Veränderungen von Eingangssignalen und Ausgangssignalen des entworfenen hochintegrierten Bauteils angegeben werden und Beschreibungen vorgesehen sind, die beispielsweise die Wellenformen **61** in **Fig. 5** festlegen. Bei diesem Beispiel wird davon ausgegangen, daß Prüfmuster entsprechend den Wellenformen **61** hergestellt werden sollen. Die Wellenformen **61** repräsentieren Prüfmuster, die durch Pins (Prüfgerätpins bzw. Prüfkanäle) Sa bzw. Sb erzeugt werden. Die diese Wellenformen festlegenden Ereignisdaten umfassen Setz-Flanken Sa, Sb sowie deren Zeitsteuerung (beispielsweise die Zeitabstände zum Referenzpunkt) und Rücksetz-Flanken Ra, Rb und deren Zeitsteuerung.

Zur Erzeugung eines in herkömmlichen Halbleiterprüfsystemen einzusetzenden zyklusgestützten Prüfmusters auf der Grundlage von aus einer Speicherauszugsdatei stammenden Speicherauszugsdaten müssen die Speicherauszugsdaten in Beschreibungen umgewandelt werden, welche Prüfzyklen (Prüfgerätschwindigkeit), Wellenformen (Arten von Wellenformen, Flankenzeitsteuerung) und Vektoren wiedergeben. Ein Beispiel für derartige Beschreibungen ist in der Mitte und auf der linken Seite in **Fig. 5** dargestellt. Wie sich den Wellenformen **63** auf der linken Seite in **Fig. 5** entnehmen läßt, wird beim zyklusgestützten Prüfmuster ein Prüfmuster in die einzelnen Prüfzyklen (TS1, TS2 und TS3) aufgeteilt, um die Wellenform und die Zeitsteuerung für jeden Prüfzyklus festzulegen.

Die Zeitsteuerungsdaten (Prüfplan) 66 zeigen ein Beispiel für Datenbeschreibungen, wie etwa Wellenformen, Zeitsteuerungen und Prüfzyklen, während die Vektordaten (Musterdaten) 55 ein Beispiel für die Logikzustände "1", "0" bzw. "Z" der Wellenformen wiedergeben. Bei den Zeitsteuerungsdaten 66 ist beispielsweise der Prüfzyklus zur Definition der Zeitintervalle zwischen den Prüfzyklen durch "rate" bezeichnet und die Wellenform wird durch RZ (Rückkehr zu null), NRZ (keine Rückkehr zu null) bzw. XOR (Exklusiv-ODER) beschrieben. Außerdem wird die Zeitsteuerung jeder Wellenform durch eine Verzögerungszeit ab einer bestimmten Flanke des entsprechenden Prüfzyklus definiert.

Die Bildung eines ereignisgestützten Prüfmusters für den Einsatz in einem ereignisgestützten Halbleiterprüfsystem auf der Grundlage von aus einer Speicherauszugsdatei stammenden Speicherauszugsdaten ist hingegen sehr einfach. Der Grund hierfür liegt darin, daß die Speicherauszugsdateien ein ereignisgestütztes Format aufweisen. Es ist offensichtlich, daß die in Fig. 5 rechts unten dargestellten Ereignisdaten direkt aus den im oberen Teil von Fig. 5 dargestellten Speicherauszugsdaten gewonnen werden können.

Fig. 6 zeigt eine Beziehung zwischen der EDA-Umgebung und dem Prüfsystem zur Erzeugung eines zyklusgestützten Prüfmusters mit Hilfe des herkömmlichen Halbleiterprüfsystems auf der Grundlage von in der EDA-Umgebung gewonnenen Entwurfsbewertungsdaten für das hochintegrierte Bauteil, wobei die benötigte Software besonders berücksichtigt ist. Die in der EDA-Umgebung 71 gewonnenen Entwurfsbewertungsdaten für das hochintegrierte Bauteil werden durch eine Umwandlungssoftware 72 in zyklusgestützte Daten umgewandelt. Die umgewandelten Daten werden nun durch einen Compiler 73 weiter in Maschinenprogrammcode umgewandelt, die eine Maschinenprogrammcode-Datei 74 bilden, welche beispielsweise Zeitsteuerungs-Maschinenprogrammcode, Muster-Maschinenprogrammcode und Wellenform-Maschinenprogrammcode umfaßt.

Eine geeignete Menge von Daten der Maschinenprogrammcode-Datei 74 wird in einen Zeitsteuerungsspeicher und einen Wellenformspeicher im Musterspeicher des Prüfgeräts für hochintegrierte Bauteile übertragen und dort abgespeichert. Die in den genannten Speichern abgespeicherten Daten weisen das in Fig. 5 gezeigte zyklusgestützte Format auf. Beim Prüfen des Halbleiterbauteilprüflings werden die Daten aus den Speichern abgerufen und so das Prüfmuster erzeugt. Das Prüfmuster wird dem Halbleiterbauteilprüfling durch eine Pinelektronik (PE) des Prüfgeräts für hochintegrierte Bauteile zugeführt.

Die sich ergebenden Prüfdaten werden beispielsweise in einem (nicht dargestellten) Fehlerspeicher abgespeichert. Falls nötig, können die Wellenformen der Prüfergebnisdaten umgestaltet und in einer Wellenformdatei 77 abgespeichert und sodann zur Fehleranalyse unter Einsatz eines Fehleranalyseprogramms 78 verwendet werden. Das Ergebnis der Fehleranalyse wird wieder in die EDA-Entwicklungsumgebung zurückgeleitet. Wie sich den obigen Ausführungen entnehmen läßt, werden hier verschiedene Arten von Software zur Durchführung der Datenstrukturumwandlung benötigt, da die in der EDA-Entwicklungsumgebung 71 gewonnenen Daten eine andere Struktur aufweisen, als die im Halbleiterprüfsystem 76 einzusetzenden Daten. Außerdem erschweren die Unterschiede in der Datenstruktur die Rückführung von Daten in die EDA-Entwicklungsumgebung 71.

Zum Vergleich mit dem Stand der Technik gemäß Fig. 6 zeigt Fig. 7 die Beziehung zwischen der EDA-Entwicklungsumgebung und dem erfindungsgemäßen ereignisgestützten Prüfsystem. Beim ereignisgestützten Halbleiterprüfsystem werden die in der EDA-Entwicklungsumgebung 81

gewonnenen Speicherauszugsdatei-Ausgangsdaten direkt durch einen Compiler 83 in Maschinenprogrammcode übersetzt. Die ereignisgestützten Maschinenprogrammcode werden in einer Datei 84 abgespeichert und eine benötigte Menge dieser Codes wird an einen Ereignisspeicher im Prüfsystem 86 übertragen.

Die im Ereignisspeicher gespeicherten Ereignisdaten besitzen die in Fig. 5 gezeigte Beschreibungsform, wobei es sich um eine einfache Liste von Setz- und Rücksetzereignissen und deren Zeitsteuerung handelt. Somit lassen sich mit Hilfe der Daten aus dem Ereignisspeicher Prüfmuster auf einfache Weise bilden. Die durch die Zuführung des Prüfmusters zum Bauteilprüfling gewonnenen Prüfergebnisdaten können nun direkt zur Fehleranalyse mit Hilfe eines Fehleranalyseprogramms 82 eingesetzt werden. Das Ergebnis der Fehleranalyse wird dann wiederum direkt zur EDA-Entwicklungsumgebung 81 zurückgeleitet. Auf diese Weise läßt sich das Prüfmuster beim erfindungsgemäßen ereignisgestützten Prüfsystem mit einem geringen Aufwand an ausgesprochen einfacher Software erzeugen. Da das Prüfmuster zudem einfach durch die Bildung von Setz- und Rücksetzsignalen auf der Grundlage von Ereignisdaten erstellt wird, läßt sich beim resultierenden Prüfsystem auch eine stark vereinfachte Hardware einsetzen.

Beim erfindungsgemäßen ereignisgestützten Prüfsystem ist es daher möglich, die Kosten für die Hardware und die Software zur Erzeugung von Prüfmustern wesentlich zu verringern. Zudem stimmt das durch dieses Prüfsystem erzeugte Prüfmuster mit dem mit Hilfe der Entwurfsdaten erzeugten Prüfmuster überein, so daß sich die Effizienz der Fehlererkennung beim Bauteilprüfling (Fehlersucheffizienz) erhöht. Da außerdem die in der Entwicklungsphase des Bauteils gewonnenen ereignisgestützten Simulationsdaten direkt zur Erzeugung des Prüfmusters zum Prüfen des Bauteilprüflings herangezogen werden können, ist es möglich, die Verfahrenszeit zwischen der Entwicklung des hochintegrierten Bauteils und der Prüfmustererzeugung erheblich zu verkürzen.

Die Beziehung der in den Figur B und 9 dargestellten Situationen entspricht der zwischen den in den Fig. 6 und 7 dargestellten Situationen, wobei allerdings detaillierter auf die zwischen der EDA-Umgebung und dem Prüfgerät für hochintegrierte Schaltungen eingesetzte Software eingegangen wird. Bei Fig. 8 handelt es sich um ein Blockschaltbild zur Darstellung der Software, die zwischen der EDA-Umgebung und dem Prüfsystem beim herkömmlichen Halbleiterprüfsystem zur Erzeugung des zyklusgestützten Prüfmusters auf der Grundlage der in der EDA-Umgebung gewonnenen Entwicklungsbewertungsdaten des hochintegrierten Bauteils benötigt wird.

Beim Beispiel gemäß Fig. 8 werden die in der EDA-Umgebung 91 gewonnenen Gültigkeitsdaten für den Entwurf des hochintegrierten Bauteils in einer Speicherauszugsdatei 92 gespeichert. Die Daten von der Speicherauszugsdatei 92 sowie Daten aus einer Pindatei 93, die die Pinanordnung des Halbleiterprüfsystems 106 betreffen, werden an eine Umwandlungssoftware 97 geleitet, die diese Daten in zyklusgestützte Daten umwandelt. Zudem werden Daten, die verschiedene Spezifikationen des Prüfsystems beschreiben, aus den Dateien 94, 95 und 96 an die Umwandlungssoftware 97 geleitet und von dieser in zyklusgestützte Daten umgewandelt.

Durch dieses Vorgehen werden eine Prüfplandatei 98 und eine Prüfmusterdatei 99 erzeugt. Im Rahmen der vorliegenden Erfindung handelt es sich bei den Prüfplandaten um dieselben Daten wie bei den Zeitsteuerungsdaten, die die Prüfmusterwellenformen, die Prüfzyklen und die jeweilige Zeitsteuerung der Wellenformen beschreiben, während die Prüf-

musterdaten Vektoren des Prüfmusters festlegen. Die erwähnten umgewandelten Daten werden durch Compiler **101** und **102** weiter in Maschinenprogrammcodes umgewandelt, wobei Maschinenprogrammcode-Dateien **103** und **104** entstehen. Die Daten in den Maschinenprogrammcode-dateien **103** und **104** werden durch ein Ladeprogramm zu entsprechenden Speichern (Wellenform-, Zeitsteuerungs- und Musterspeichern) im Prüfsystem (Prüfgerät für hochintegrierte Schaltungen) **106** übertragen.

Die in den Wellenform-, Zeitsteuerungs- und Musterspeichern des Prüfgeräts für hochintegrierte Bauteile **106** gespeicherten Daten weisen eine zyklusgestützte Datenstruktur auf, wie sie sich Fig. 5 entnehmen läßt. Zum Prüfen des Bauteilprüflings werden die Daten aus diesen Speichern ausgelesen und es wird ein entsprechendes Prüfmuster erzeugt. Das Prüfmuster wird dem Bauteilprüfling über die Pinelektronik (PE) zugeführt.

Ähnlich wie beim Fall gemäß Fig. 6 werden die Prüfergebnisdaten in einem (nicht dargestellten) Fehlerspeicher abgespeichert. Die Prüfergebnisdaten werden in einer Datei **107** so umgeordnet, daß sie Eingabe- und Ausgabewellenformen anzeigen, die den ereignisgestützten Daten entsprechen. Die Daten aus der Datei **107** werden dann bei der Fehleranalyse mit Hilfe eines Analyseprogramms **108** eingesetzt. Die Ergebnisse der Fehleranalyse werden an die EDA-Umgebung zurückgeleitet; jedoch können diese Fehleranalyse-Ergebnisse dort nicht direkt verwendet werden.

Wie bereits erwähnt, müssen für die Datenumwandlung mehrere verschiedene Arten von Software eingesetzt werden, weil die in der EDA-Entwicklungsumgebung **91** und die im Halbleiterprüfsystem **106** gewonnenen Daten sich in ihrer Datenstruktur unterscheiden. Zur Datenumwandlung im zyklusgestützten System wird dabei insbesondere die im mit einer gestrichelten Linie begrenzten Bereich angeordnete Software benötigt. Beim erfindungsgemäßen ereignisgestützten Prüfgerät für hochintegrierte Schaltungen kann hingegen auf diese Software vollständig verzichtet werden.

Ähnlich wie Fig. 7 zeigt auch das Blockschaltbild gemäß Fig. 9 das erfindungsgemäße ereignisgestützte Prüfsystem zum Vergleich mit dem herkömmlichen zyklusgestützten Halbleiterprüfsystem gemäß den Fig. 6 und 8. Beim ereignisgestützten Halbleiterprüfsystem werden die Speicherausgangs-Ausgabedaten aus einer in der EDA-Entwicklungsumgebung **115** erzeugten Speicherauszugsdatei **111** sowie Pin-Informationen von der Pindatei **112** direkt durch einen Compiler **113** in Maschinenprogrammcodes umgewandelt. Die ereignisgestützten Maschinenprogrammcodes werden dann in einer Datei **114** abgespeichert und ein benötigter Teil dieser Daten wird durch ein Ladeprogramm an einen Ereignisspeicher im Prüfsystem **118** übertragen.

Die im Ereignisspeicher gespeicherten Ereignisdaten weisen die in Fig. 5 gezeigte Beschreibungsform auf, wobei es sich um eine einfache Liste von Setz- und Rücksetzereignissen und deren Zeitsteuerung handelt. Somit werden die Prüfmuster einfach unter Verwendung der Daten vom Ereignisspeicher gebildet. Die bei der Zuführung des Prüfmusters zum Bauteilprüfling gewonnenen Prüfergebnisdaten lassen sich zudem direkt vom Fehleranalyseprogramm **119** zur Fehleranalyse einsetzen. Das Ergebnis der Fehleranalyse kann dann direkt wieder an die EDA-Entwicklungsumgebung **115** zurückgesandt werden.

Auf diese Weise läßt sich das Prüfmuster beim erfindungsgemäßen ereignisgestützten Prüfsystem mit einem geringen Aufwand an ausgesprochen einfacher Software erzeugen. Insbesondere kann beim in Fig. 9 dargestellten erfindungsgemäßen Prüfsystem auf die beim Stand der Technik gemäß Fig. 8 notwendige und im durch die gestrichelte Linie begrenzten Bereich dargestellte Software vollständig

verzichtet werden. Zudem wird das Prüfmuster hier einfach durch das Vorsehen von Setz- und Rücksetzereignissen in den Ereignisdaten erzeugt, wodurch im Prüfsystem auch eine erheblich vereinfachte Hardware zum Einsatz kommt.

Das erfindungsgemäße ereignisgestützte Prüfsystem ermöglicht somit eine erhebliche Reduzierung der Kosten der für die Prüfmustererzeugung benötigten Hard- und Software. Zudem entspricht das durch dieses Prüfsystem erzeugte Prüfmuster dem mit Hilfe der Entwurfsdaten erzeugten Prüfmuster, wodurch sich die Effizienz der Fehlererkennung beim Bauteilprüfling (Fehlersucheffizienz) erhöht. Darüber hinaus ist es hier auch möglich, die Verfahrenszeit zwischen der Entwicklung des hochintegrierten Bauteils und der Herstellung des Prüfmusters erheblich zu verkürzen, weil die während der Entwicklungsphase des Bauteils erzeugten ereignisgestützten Simulationsdaten direkt zur Erzeugung des Prüfmusters zur Prüfung des Bauteilprüflings eingesetzt werden können.

Das Blockschaltbild gemäß Fig. 10 zeigt eine Situation, in der der zyklusgestützte Aufbau gemäß Fig. 8 und der ereignisgestützte Aufbau gemäß Fig. 9 zum besseren Verständnis der Unterschiede zwischen der vorliegenden Erfindung und dem Stand der Technik miteinander kombiniert sind. Die Darstellung der EDA-Umgebung im Blockschaltbild gemäß Fig. 10 entspricht fast vollständig derjenigen im Blockschaltbild gemäß Fig. 4. Insbesondere wird hierbei eine RTL-Datei **121** zur Speicherung der Entwurfsdaten in der Registerübertragungssprache (RTL) durch eine Umwandlungssoftware **122** in eine Pindatei **125** und eine Entwurfsdatei **126** umgewandelt. Auf der Grundlage der umgewandelten Entwurfsdaten wird dann eine integrierte Schaltung **128** in einem Halbleiterherstellungsverfahren (Siliziumverfahren) hergestellt.

Außerdem wird durch ein Verfahren **127** zur Ermittlung von Daten aus den einzelnen Entwurfsdaten eine Prüfbank **124** erzeugt. Die Prüfbank leitet Prüfvektoren an ein in den Entwurfsdaten enthaltenes Bauteilmodell und führt so eine Logiksimulation **123** durch. Zur Erzeugung eines Prüfmusters werden eine VCD-Datei **134**, bei der es sich um eine auf die Logiksimulation zurückgehende Speicherauszugsdatei handelt (und eine STIL-Datei mit einer der ereignisgestützten Struktur entsprechenden Datenstruktur) sowie eine Pindatei **133**, in der Pin-Informationen über das Prüfsystem abgespeichert sind, eingesetzt. Als Speicherauszugsdatei kommt beispielsweise eine VCD (Wertänderungsdatei), wie etwa VCD/Verilog, in Frage. STIL steht dabei für die "standard test interface language" von IEEE.

Bei der vorliegenden Erfindung wird das Prüfmuster auf der Grundlage eines mit einer gestrichelten Linie (A) dargestellten Verfahrens erzeugt. Im einzelnen werden dabei die Speicherauszugsdaten und die Pindaten durch einen Compiler **141** in die Maschinenprogrammcodes umgewandelt, wodurch man eine Ereignisdatei **132** erhält. Die in der Ereignisdatei **132** gespeicherten Ereignisdaten werden an einen Ereignisspeicher im Prüfsystem **131** übertragen. Das Prüfsystem erzeugt daraus das ereignisgestützte Prüfmuster und prüft damit den Bauteilprüfling **128**.

Bei dem Verfahren unter Einsatz des herkömmlichen Halbleiterprüfsystems wird das Prüfmuster hingegen durch einen Arbeitsablauf entsprechend der gestrichelten Linie (B) erzeugt. Im einzelnen werden hierfür die Daten aus den Speicherauszugsdateien **134** und **135** und die Daten von Dateien **137** bis **139**, in denen verschiedene Spezifikationen und Bedingungen des Prüfsystems gespeichert sind, in einem Vorverarbeitungsschritt **142** zur Ermittlung für die Bildung von zyklusgestützten Daten notwendiger Informationen vorverarbeitet. In diesem Schritt werden die ereignisgestützten Daten in die einzelnen Prüfzyklen aufgeteilt, so daß

Wellenformdaten und Zeitsteuerungsdaten im jeweiligen Prüfzyklus erzeugt werden.

Die im genannten Verfahrensschritt gewonnenen Daten werden nun mit Hilfe einer Umwandlungssoftware **143** in das Format des Prüfsystems **152** umgewandelt, wobei es sich um ein Format handelt, das Wellenformen, die jeweilige Zeitsteuerung und Vektoren des Prüfmusters beschreibt. Durch eine Nach-Verarbeitung **144** werden die sich ergebenden Daten weiter in die für das Prüfsystem spezifische Sprache umgewandelt, wobei man Prüfmusterdateien **145**, **146** und **147** erhält. Die Prüfmusterdaten aus diesen Musterdateien werden durch eine (einen Compiler enthaltende) Prüfgerätsoftware in das Prüfsystem geladen. Das Prüfsystem erzeugt nunmehr das Prüfmuster auf der Grundlage der empfangenen Daten und prüft sodann den Bauteilprüfling **128**.

Wie bereits erwähnt, läßt sich beim erfindungsgemäßen Prüfsystem die EDA-Umgebung direkt mit dem Prüfsystem koppeln, wie dies im durch die gestrichelte Linie (A) dargestellten Arbeitsablauf gezeigt ist. Der Compiler **141** bildet dabei die einzige bei diesem Arbeitsablauf eingesetzte Software. Andererseits wird beim Prüfsystem gemäß dem Stand der Technik eine große Menge unterschiedlicher Software im durch die gestrichelte Linie (B) dargestellten Arbeitsablauf zwischen der EDA-Umgebung und dem Prüfsystem benötigt. Zudem läßt sich die Umwandlung von ereignisgestützten Datenstrukturen in zyklusgestützte Datenstrukturen nicht immer perfekt durchführen, so daß Umwandlungsfehler auftreten können, die zu einer unzureichenden Bauteilbewertung führen.

Fig. 11 zeigt Funktionen des erfindungsgemäßen Halbleiterprüfsystems und einen Gesamtüberblick über die Beziehung zwischen dem erfindungsgemäßen Prüfsystem und der EDA-Umgebung zur Erzeugung eines Prüfmusters und zum Prüfen des Bauteilprüflings auf der Grundlage der in der EDA-Umgebung gewonnenen Entwurfsbewertungsdaten des hochintegrierten Bauteils. Im einzelnen lassen sich Fig. 11 Funktionen des erfindungsgemäßen Prüfsystems zur Anzeige der Ereignisdaten sowie zur Modifizierung aller Parameter der Ereignisdaten entnehmen.

Bei der Durchführung eines Logiksimulationsvorgangs **162** an den Entwurfsdaten **161** für das hochintegrierte Bauteil mit Hilfe einer Prüfbank **163** (durch Dritte) oder einer (für das Prüfgerät erzeugten) Prüfbank **164** wird eine Speicherauszugsdatei **168** erzeugt. Durch eine Schnittstelle **171** erhält man Dateien **172** und **173**, indem man die Ereignisdaten von der Speicherauszugsdatei **168** oder Ereignisdaten **169** von der Prüfbank **164** jedem Prüfpin zuordnet und den Signalpegel jedes Ereignisses bestimmt. Die Daten der Dateien **172** und **173** werden durch einen Compiler **175** in Maschinenprogrammcodes umgewandelt, wodurch man eine Ereignisdatei **176** erhält.

Bei der Durchführung einer Prüfung am Bauteil werden die Ereignisdaten von der Datei **176** durch ein Ladeprogramm **177** zum Prüfsystem **178** übertragen. Auf der Grundlage der in einem Ereignisspeicher gespeicherten Ereignisdaten erzeugt das Prüfsystem **178** ein ereignisgestütztes Prüfmuster, mit dem die Prüfung am Bauteilprüfling durchgeführt wird. Das Ergebnis der Prüfung wird in einer Prüfergebnisdatei **166** akkumuliert und dient beispielsweise zur Verwendung bei der Fehleranalyse. Die auf diese Weise akkumulierten Prüfergebnisse können durch einen Prüfbank-Generator **165** zur Prüfbank zurückgeleitet werden.

Wie bereits erwähnt, beschreiben die in der Ereignisdatei gebildeten Ereignisdaten direkt das dem Bauteilprüfling zuzuführende Prüfmuster. Mit Hilfe der Ereignisdaten läßt sich somit durch eine Graphikanwenderschnittstelle (GUI) die dem tatsächlichen Prüfmuster entsprechende Musterse-

quenz anzeigen und sogar modifizieren. Beispiele hierfür sind der Gesamtdarstellung **181**, die das Prüfmuster und die Prüfpins zeigt, sowie der vergrößerten Darstellung **182** eines Teils des Prüfmusters und den um einen bestimmten Faktor verkleinerten (**184**) bzw. vergrößerten (**185**) Darstellungen **184** und **185** der Zeitsteuerung und einer Versatz-Darstellung **183**, bei der die Zeitsteuerung (bzw. Position) der jeweiligen Ereignisse verändert wurde, etc zu entnehmen. Derartige Veränderungen der Anzeigeparameter lassen sich durch Modifizierung der Daten in der Ereignisdatei durchführen, wodurch sich auch das eigentliche Prüfmuster ändert, das dem Bauteilprüfling zugeführt wird, was eine Überwachung der resultierenden Ausgangssignale des Bauteilprüflings ermöglicht. Eine detailliertere Beschreibung der Vergrößerung bzw. Verkleinerung von Zeitsteuerungsdaten (Skalierung) läßt sich der US-Patentanmeldung Nr. 09/286,226 desselben Anmelders entnehmen.

Das Blockschaltbild gemäß Fig. 12 zeigt ein Beispiel für die Anordnung eines erfindungsgemäßen ereignisgestützten Halbleiterprüfsystems. Eine genauere Beschreibung eines derartigen Prüfsystems läßt sich der obigen US-Patentanmeldung sowie der US-Patentanmeldung Nr. 09/259,401 desselben Anmelders entnehmen. Wie in Fig. 12 gezeigt, handelt es sich bei einem Hauptrechner **212** um einen Arbeitsplatz, der beispielsweise auf UNIX basiert und als Anwenderschnittstelle dient. Der Hauptrechner **212** und die Hardware des Prüfsystems sind durch eine Bus-Schnittstelle **213** miteinander verbunden.

Als Adreßsteuereinheit **218** dient beispielsweise ein Prüfgerätrechner zur Steuerung des Prüfsystems. Beim Beispiel gemäß Fig. 12 steuert die Adreßsteuereinheit **218** die den Ereignisspeichern **220** und **221** zugeführten Adressen. Die Ereignisdaten werden vom Hauptrechner als Prüfprogramm an die Ereignisspeicher **220** und **221** übertragen. So speichert beispielsweise der Ereignisspeicher **220** Ereigniszeitsteuerungsdaten, die ein ganzzahliges Vielfaches eines Referenztaktzyklus darstellen, während im Ereignisspeicher **221** diejenigen Ereignisdaten gespeichert sind, die Bruchteilen des Referenztaktzyklus entsprechen. Eine Summier- und Skalereinheit **222** erzeugt durch Summierung bzw. Modifizierung der aus den Ereignisspeichern **220** und **221** stammenden Zeitsteuerungsdaten Zeitlängendaten jedes Ereignisses. Die Zeitlängendaten drücken die Zeitsteuerung jedes Ereignisses in Form einer Zeitlänge (Verzögerungszeit) ab einem bestimmten Referenzpunkt aus. Ein Ereignisgenerator **224** erzeugt auf der Grundlage der Zeitlängendaten ein Prüfmuster und führt das Prüfmuster durch eine Pinelektronik **226** dem Bauteilprüfling **228** zu. Das Bauteil **228** wird nun durch Bewertung seiner Antwort-Ausgangssignale geprüft.

Wie bereits erwähnt, wird beim erfindungsgemäßen Halbleiterprüfsystem das Prüfmuster direkt unter Verwendung der Logiksimulationsdaten des Bauteilprüflings geprüft, die während der Entwicklungsphase des Bauteils in der Umgebung zur elektronischen Entwicklungsautomatisierung (EDA) gewonnen wurden. Zur Bauteilprüfung wird das in der genannten Weise erzeugte Prüfmuster dem Bauteilprüfling zugeführt. Beim erfindungsgemäßen Halbleiterprüfsystem können die ereignisgestützten Simulationsdaten, die aus den in der Entwicklungsphase des hochintegrierten Bauteils erzeugten CAD-Entwurfsdaten gewonnen wurden, direkt zur Bildung des Prüfmusters für die Prüfung des hochintegrierten Bauteils verwendet werden.

Dementsprechend ist es beim erfindungsgemäßen Halbleiterprüfsystem möglich, die Verfahrenszeit zwischen der Entwicklung eines hochintegrierten Bauteils und der Erzeugung eines Prüfmusters erheblich zu verkürzen. Zudem kann das Prüfmuster aus einer bedeutend einfacheren Hard-

und Software bestehen und aufgrund der Tatsache, daß die Strukturierung der Logiksimulation in der Entwicklungsphase des Bauteils und des dem Bauteil zugeführten Prüfmusters auf derselben Grundidee basieren, läßt sich das Prüfergebnis zudem direkt an die EDA-Entwicklungsumgebung zurückleiten. Darüber hinaus kann die Bauteilprüfung mit Hilfe des erfindungsgemäßen Halbleiterprüfsystems zu geringen Kosten und mit hoher Prüffeffizienz durchgeführt werden.

Patentansprüche

1. Halbleiterprüfsystem, enthaltend
 - einen Compiler zur Umwandlung von bei der Durchführung einer Bauteillogiksimulation während einer Entwicklungsphase eines hochintegrierten Bauteilprüflings gewonnenen Ereignisdaten in einen Maschinenprogrammcode;
 - eine Ereignisdatei zur Speicherung der vom Compiler umgewandelten Ereignisdaten;
 - einen Ereignisspeicher zur Speicherung der von der Ereignisdatei stammenden Ereignisdaten in Form zweier getrennter Datentypen, wobei ein Datentyp ein ganzzahliges Vielfaches eines Referenztaktzyklus und der andere Datentyp Bruchteile des Referenztaktzyklus darstellt;
 - Mittel zur Erzeugung eines Prüfmusters auf der Grundlage der vom Ereignisspeicher kommenden Ereignisdaten und zur Zuführung des Prüfmusters zum hochintegrierten Bauteilprüfling;
 - eine Ergebnisdatei zur Bewertung eines Antwortausgangssignals des hochintegrierten Bauteilprüflings und zum Speichern von sich ergebenden Bewertungsdaten; und
 - Mittel zur Bewertung des Entwurfs für das hochintegrierte Bauteil auf der Grundlage der in der Ergebnisdatei gespeicherten Daten.
2. Halbleiterprüfsystem nach Anspruch 1, wobei die Ereignisdaten EIN-AUS-Wechsel in Eingangs- und Ausgangssignalen an einer bestimmten Stelle des hochintegrierten Bauteilprüflings in bezug zu zeitlichen Abständen zu einem bestimmten Bezugspunkt beschreiben.
3. Halbleiterprüfsystem nach Anspruch 1, wobei der Compiler zur Erzeugung der Ereignisdatei neben den Ereignisdaten auch Prüfgerät-Pindaten des Halbleiterprüfsystems empfängt.
4. Halbleiterprüfsystem nach Anspruch 1, weiterhin enthaltend Mittel zur Anzeige des dem hochintegrierten Bauteilprüfling zuzuführenden und auf den Ereignisdaten der Ereignisdatei basierenden Prüfmusters.
5. Halbleiterprüfsystem nach Anspruch 1, weiterhin enthaltend Mittel zur Anzeige des dem hochintegrierten Bauteilprüfling zuzuführenden und auf den Ereignisdaten der Ereignisdatei basierenden Prüfmusters, wobei die Anzeigemittel eine Gesamtdarstellung des Prüfmusters, eine vergrößerte Teilansicht des Prüfmusters, zeitliche Veränderungen aller Prüfmusterereignisse sowie das zusätzliche Auftreten bzw. das Wegfallen von Verschiebungen beim Ereignis darstellen.
6. Halbleiterprüfsystem, enthaltend
 - Mittel zur Entwicklung eines hochintegrierten Bauteils in einer Umgebung zur elektronischen Entwicklungsautomatisierung (EDA-Umgebung) mit Hilfe eines Rechnersystems;
 - eine während der Entwicklungsphase des hochintegrierten Bauteils bei der Durchführung einer Logiksimulation am hochintegrierten Bauteil ge-

- wonnene Speicherauszugsdatei;
- einen Compiler zur Umwandlung der in der Speicherauszugsdatei vorhandenen Ereignisdaten in einen Maschinenprogrammcode;
 - eine Ereignisdatei zur Speicherung der durch den Compiler umgewandelten Ereignisdaten;
 - einen Ereignisspeicher zur Speicherung der von der Ereignisdatei stammenden Ereignisdaten in Form zweier getrennter Datentypen, wobei ein Datentyp ein ganzzahliges Vielfaches eines Referenztaktzyklus und der andere Datentyp Bruchteile des Referenztaktzyklus darstellt;
 - Mittel zur Erzeugung eines Prüfmusters auf der Grundlage der vom Ereignisspeicher stammenden Ereignisdaten und zur Zuführung des Prüfmusters zum hochintegrierten Bauteilprüfling;
 - eine Ergebnisdatei zur Bewertung eines Antwortausgangssignals des hochintegrierten Bauteilprüflings und zum Speichern von sich ergebenden Bewertungsdaten; und
 - Mittel zur Bewertung des Entwurfs für das hochintegrierte Bauteil auf der Grundlage der in der Ergebnisdatei gespeicherten Daten und zum Zurückführen von Ergebnissen der Bewertung zur EDA-Umgebung.
7. Halbleiterprüfsystem nach Anspruch 6, wobei die Ereignisdaten EIN-AUS-Änderungen in Eingangs- und Ausgangssignalen an einer bestimmten Stelle des hochintegrierten Bauteilprüflings in bezug zu zeitlichen Abständen zu einem bestimmten Bezugspunkt beschreiben.
 8. Halbleiterprüfsystem nach Anspruch 6, wobei der Compiler zur Erzeugung der Ereignisdatei neben den Ereignisdaten auch Prüfgerät-Pindaten des Halbleiterprüfsystems empfängt.
 9. Halbleiterprüfsystem nach Anspruch 6, weiterhin enthaltend Mittel zur Anzeige des dem hochintegrierten Bauteilprüfling zuzuführenden und auf den Ereignisdaten der Ereignisdatei basierenden Prüfmusters.
 10. Halbleiterprüfsystem nach Anspruch 6, weiterhin enthaltend Mittel zur Anzeige des dem Halbleiterbauteilprüfling zuzuführenden und auf den Ereignisdaten der Ereignisdatei basierenden Prüfmusters, wobei die Anzeigemittel eine Gesamtdarstellung des Prüfmusters, eine vergrößerte Teilansicht des Prüfmusters, zeitliche Veränderungen aller Prüfmusterereignisse sowie das zusätzliche Auftreten bzw. das Wegfallen von Verschiebungen beim Ereignis darstellen.

Hierzu 12 Seite(n) Zeichnungen

- Leerseite -

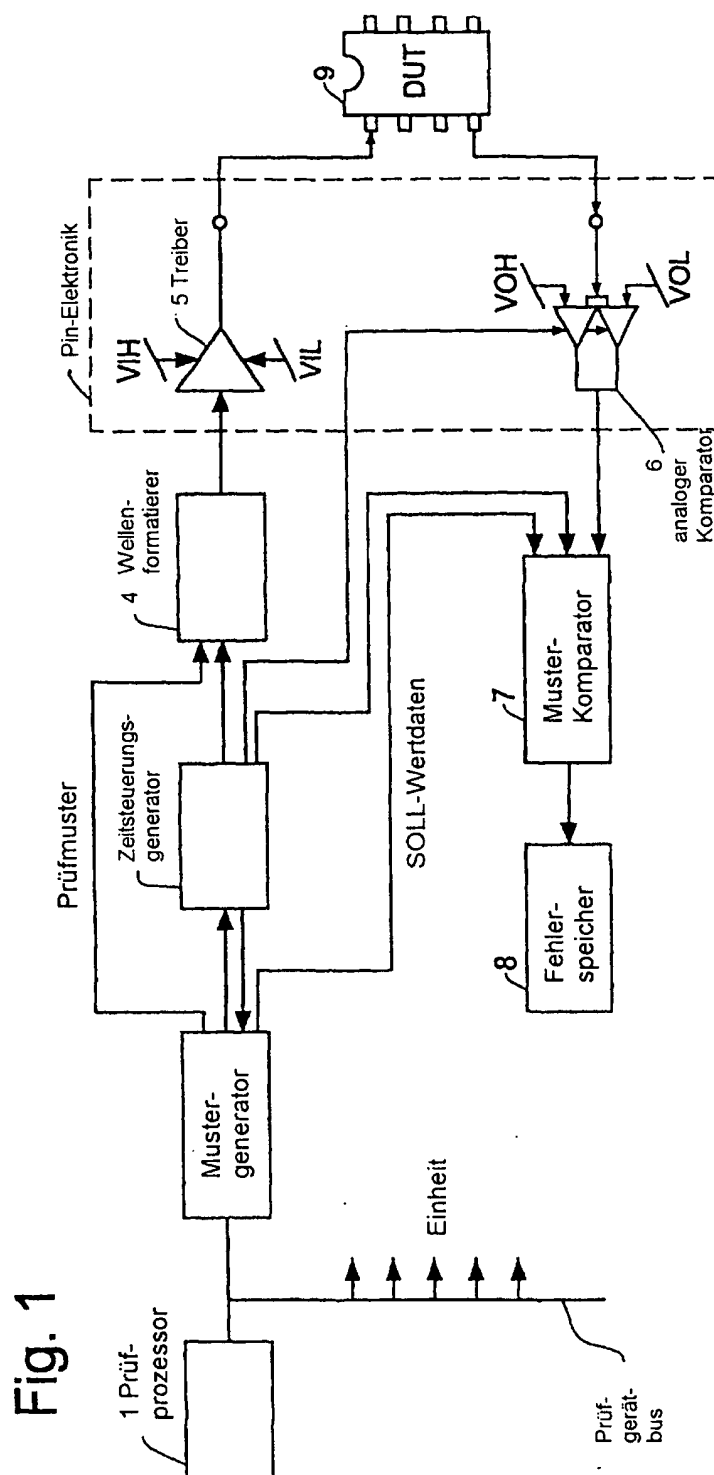


Fig. 2

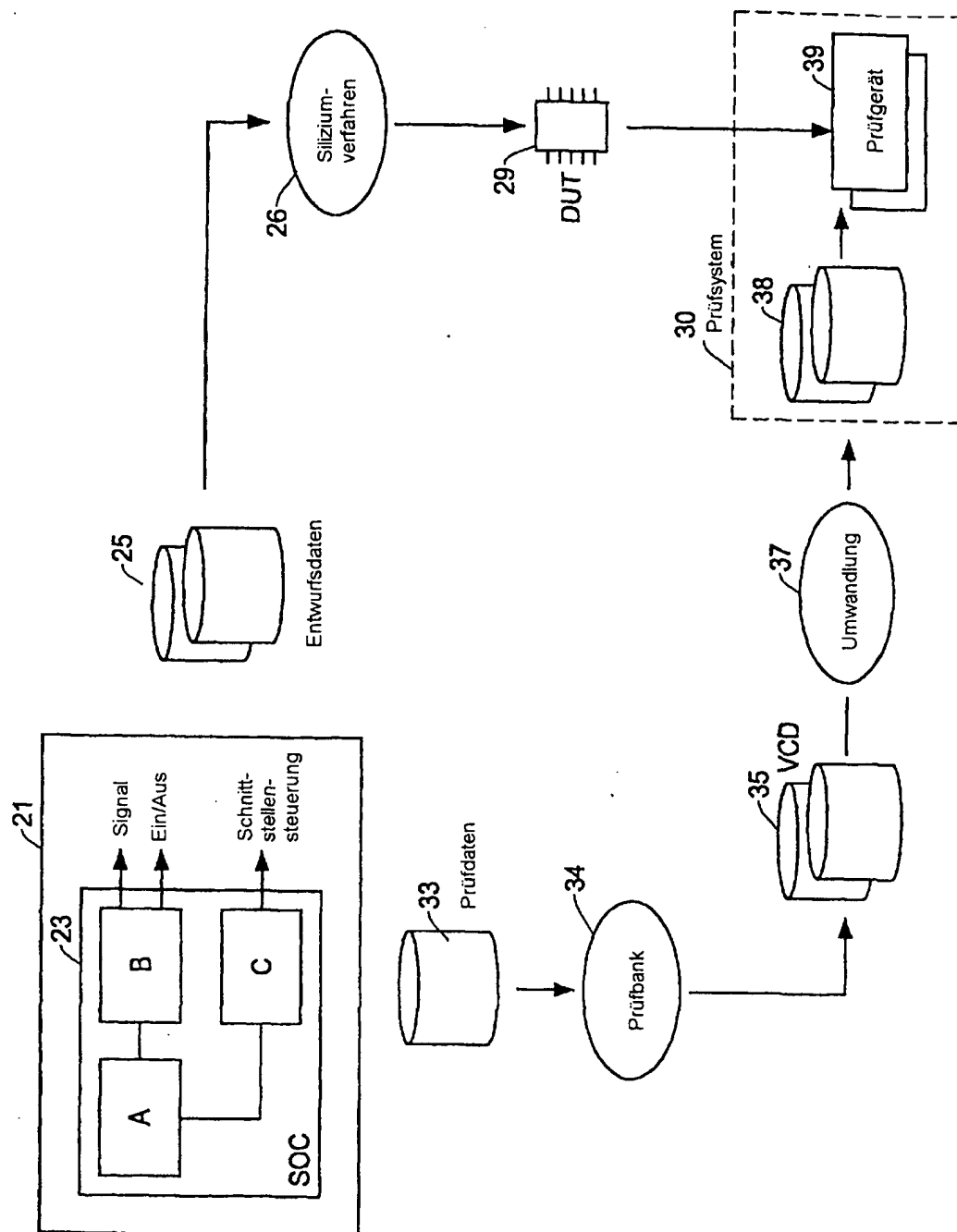
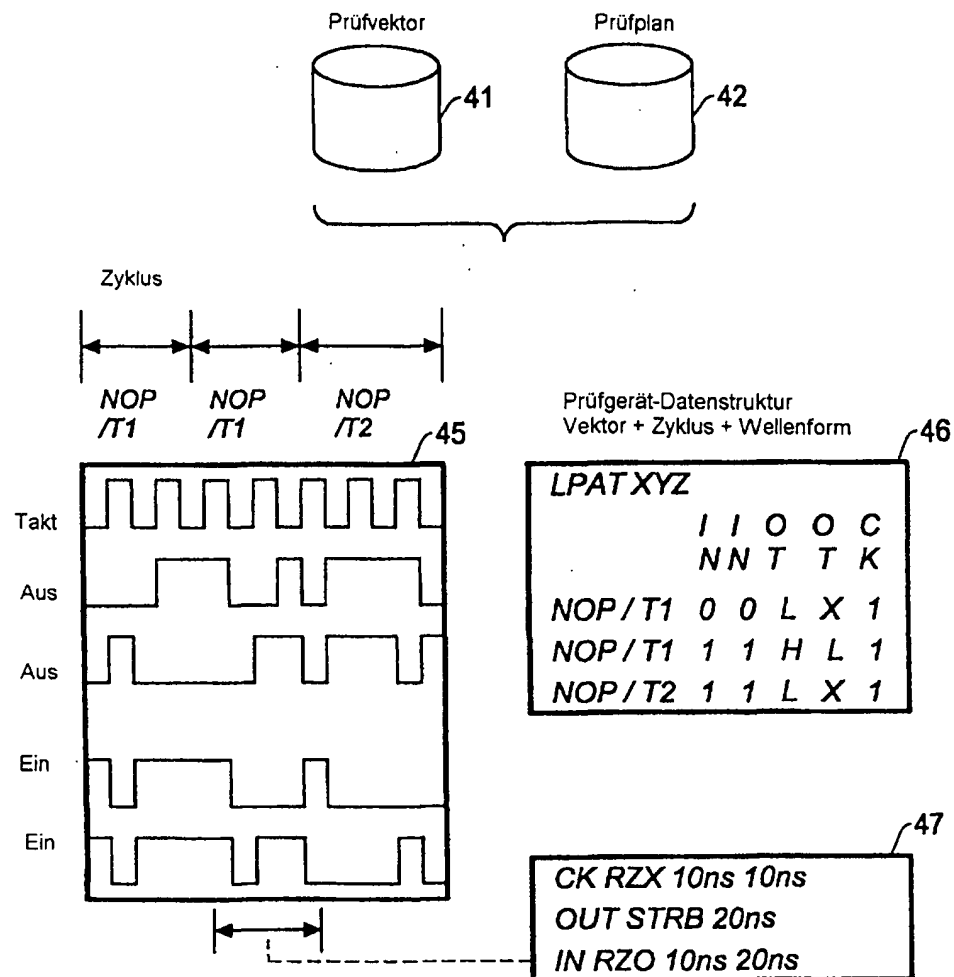
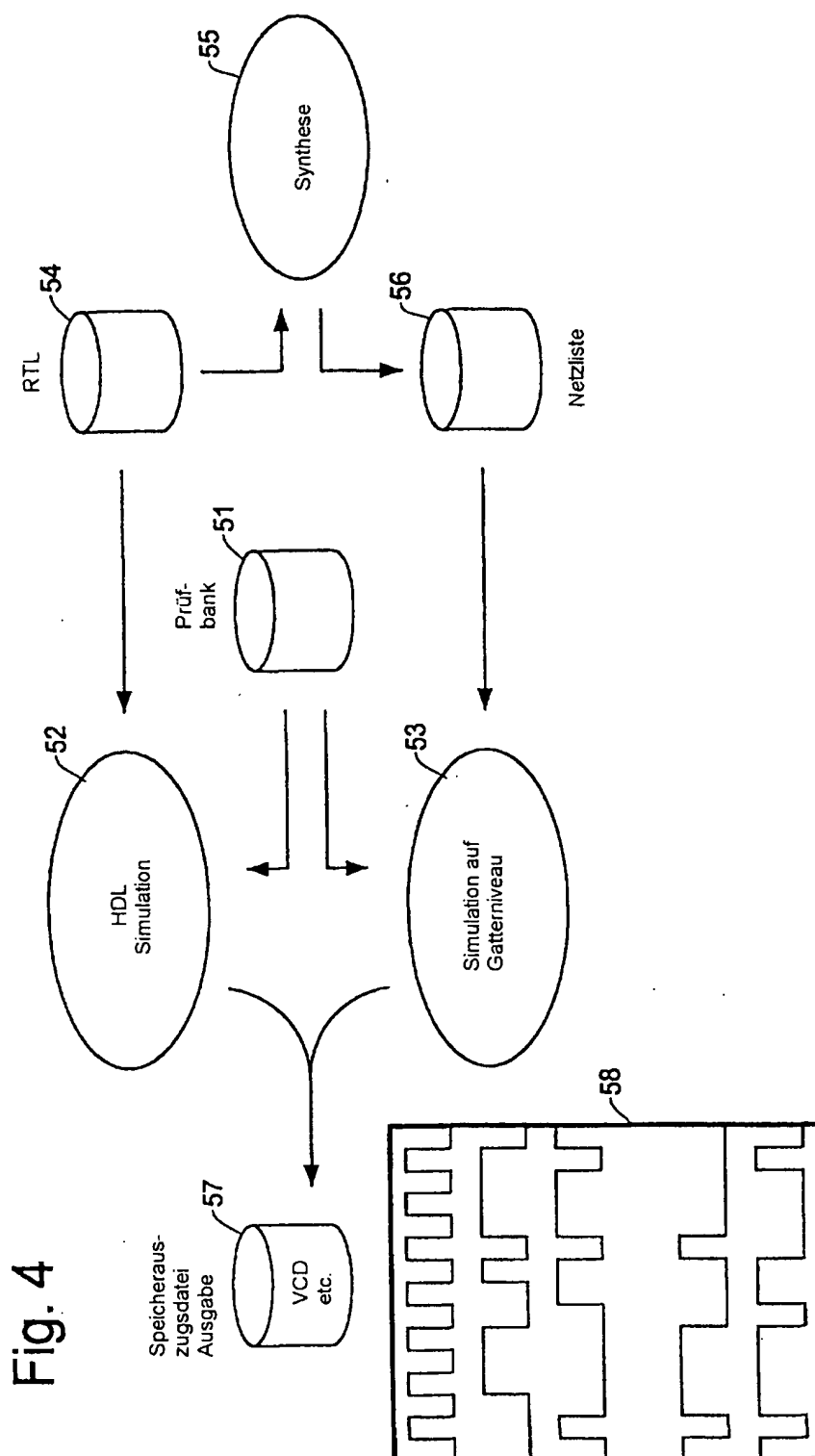


Fig. 3





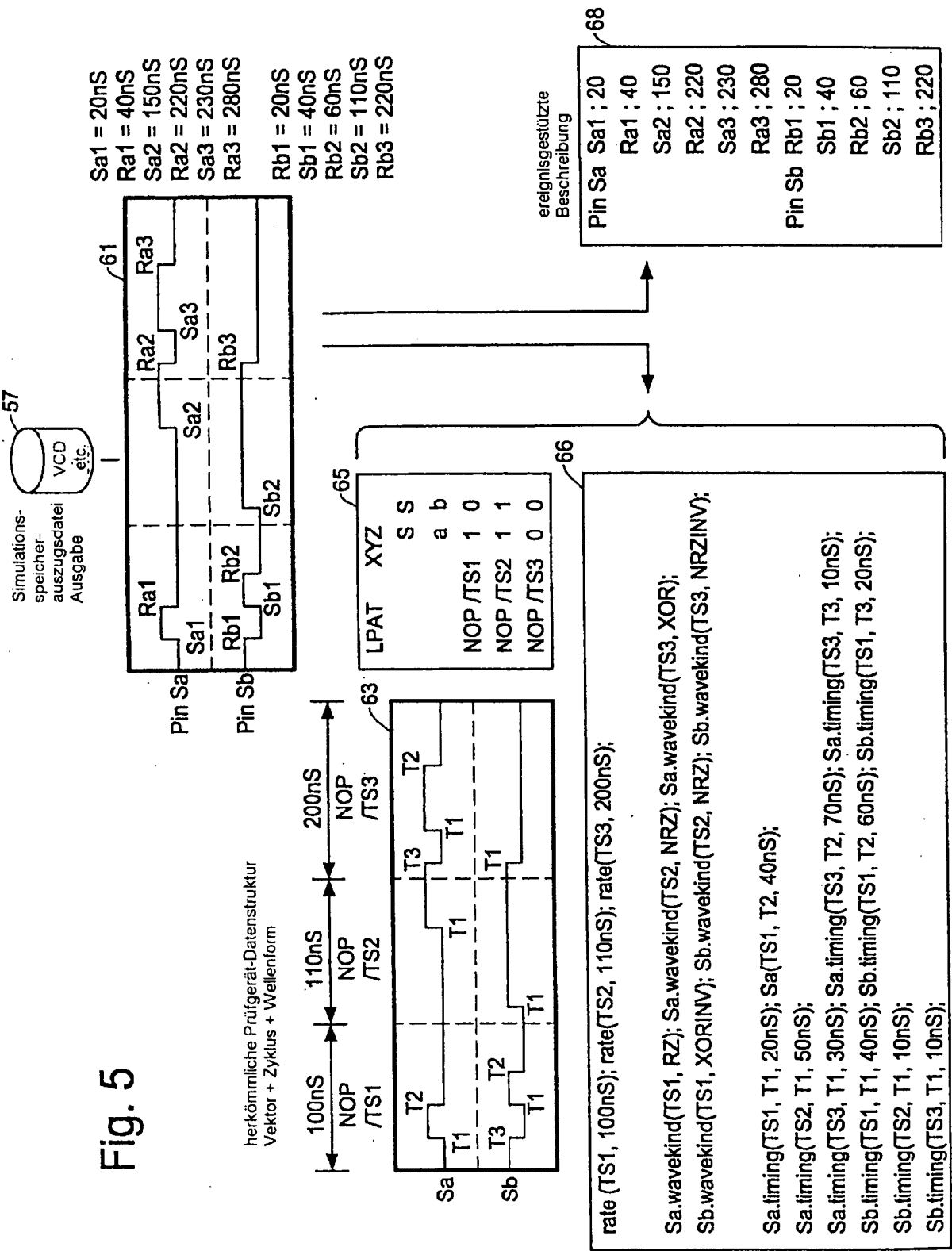


Fig. 6

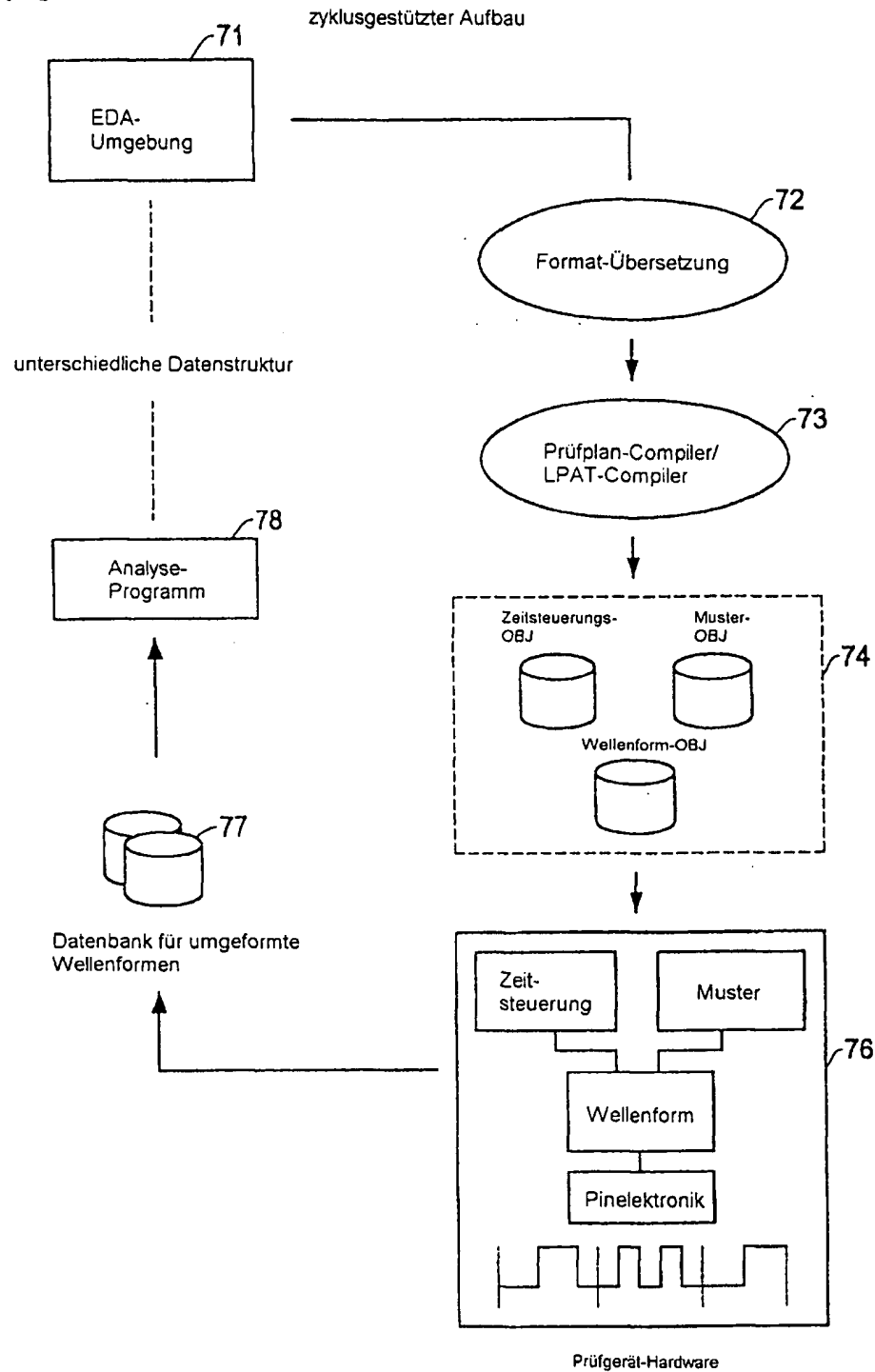


Fig. 7

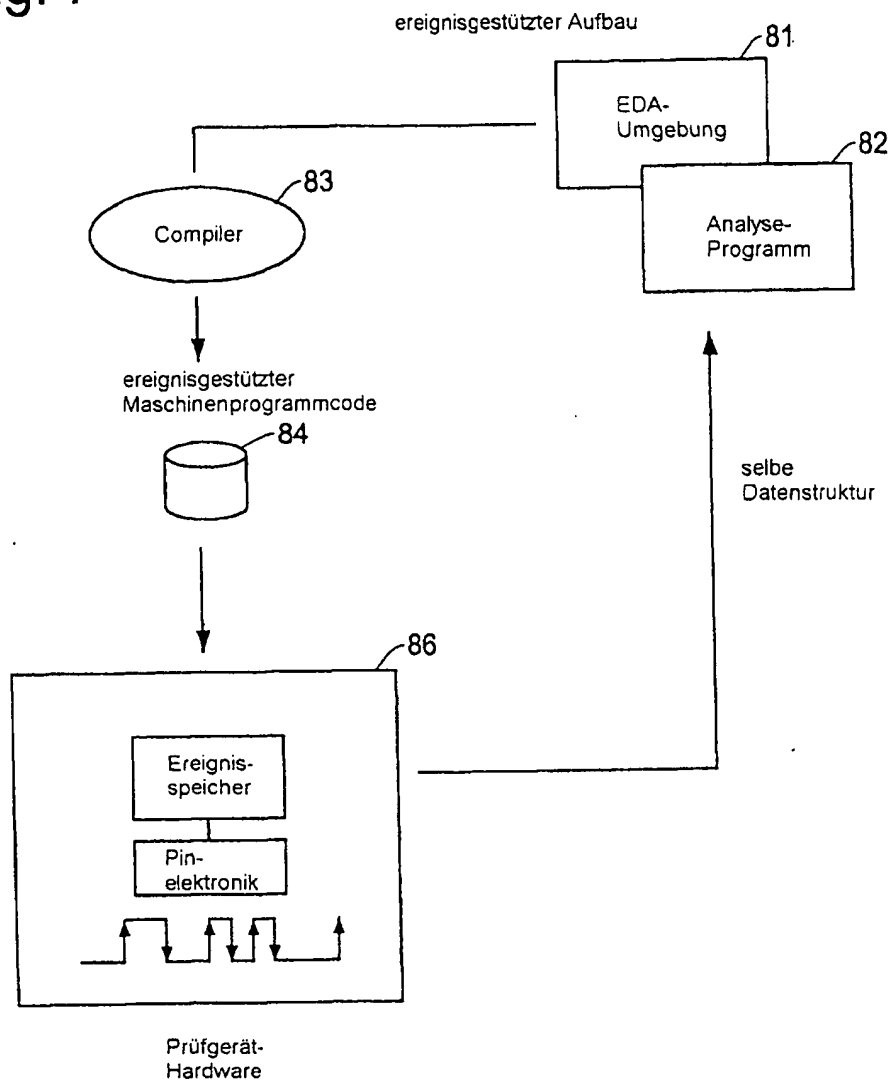


Fig. 8

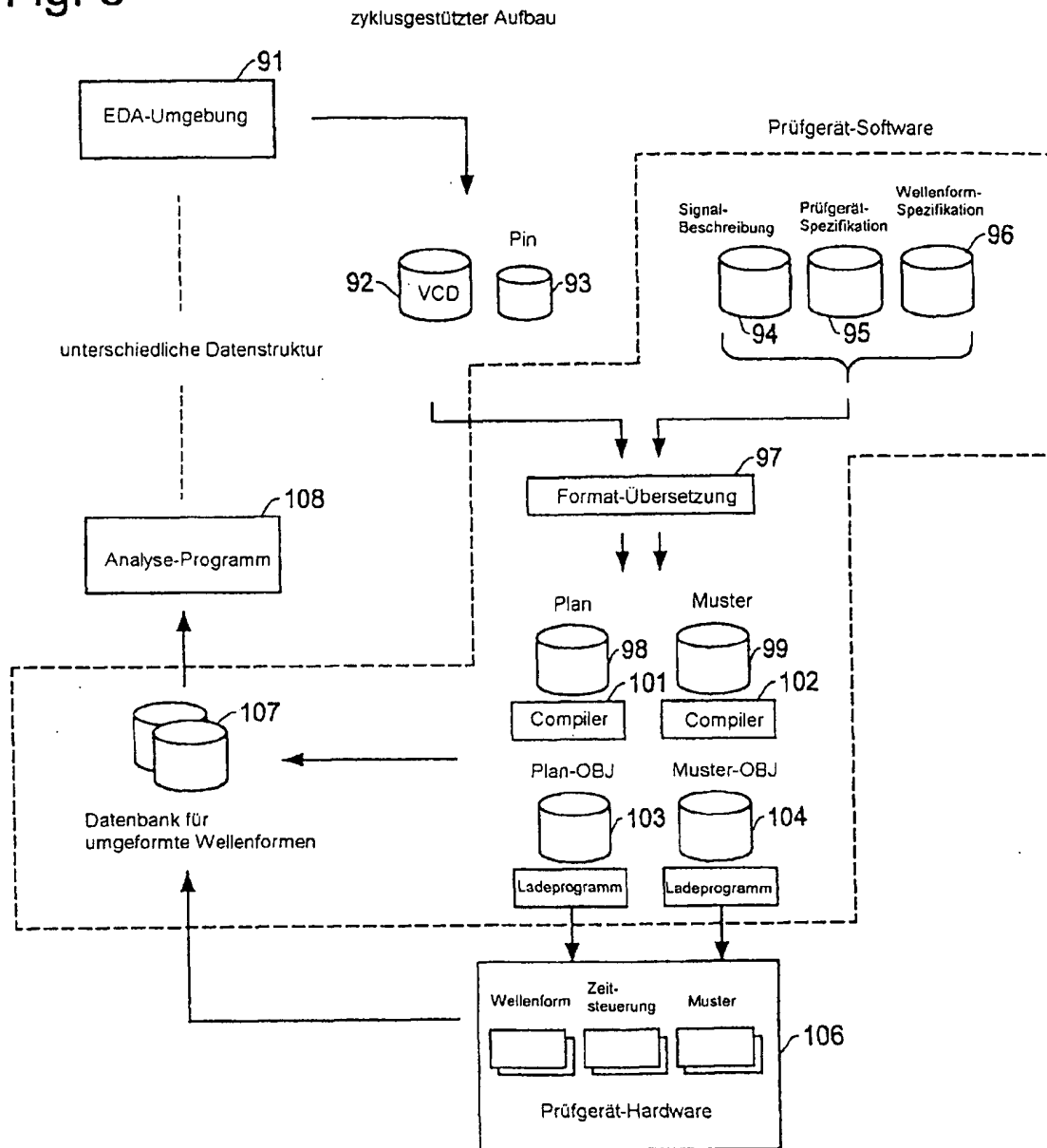
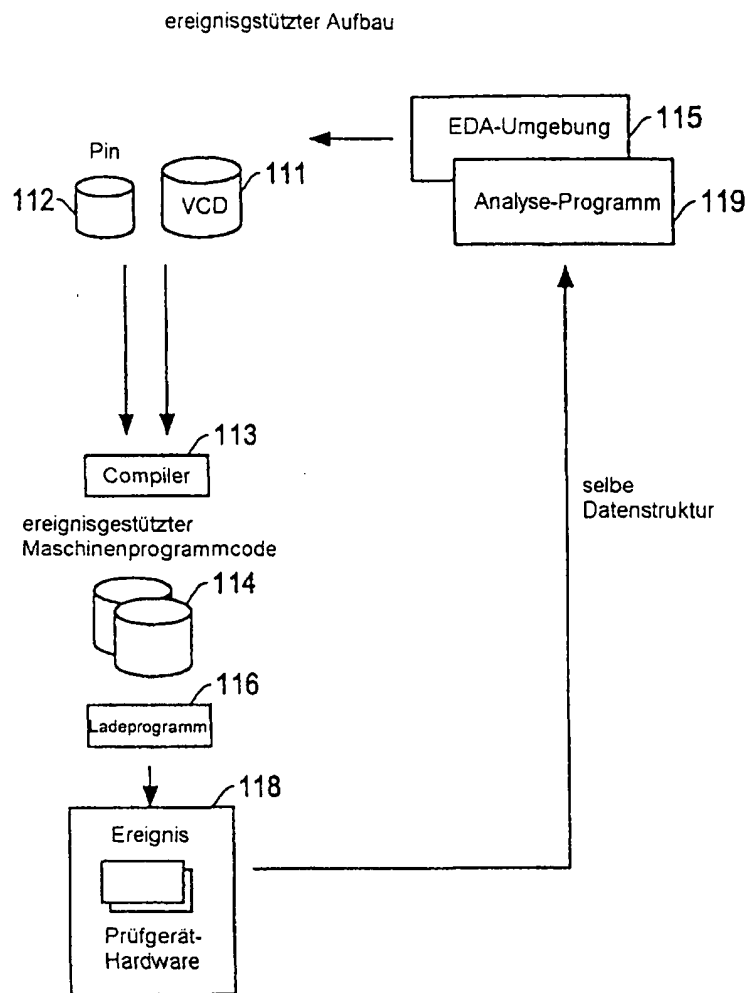


Fig. 9



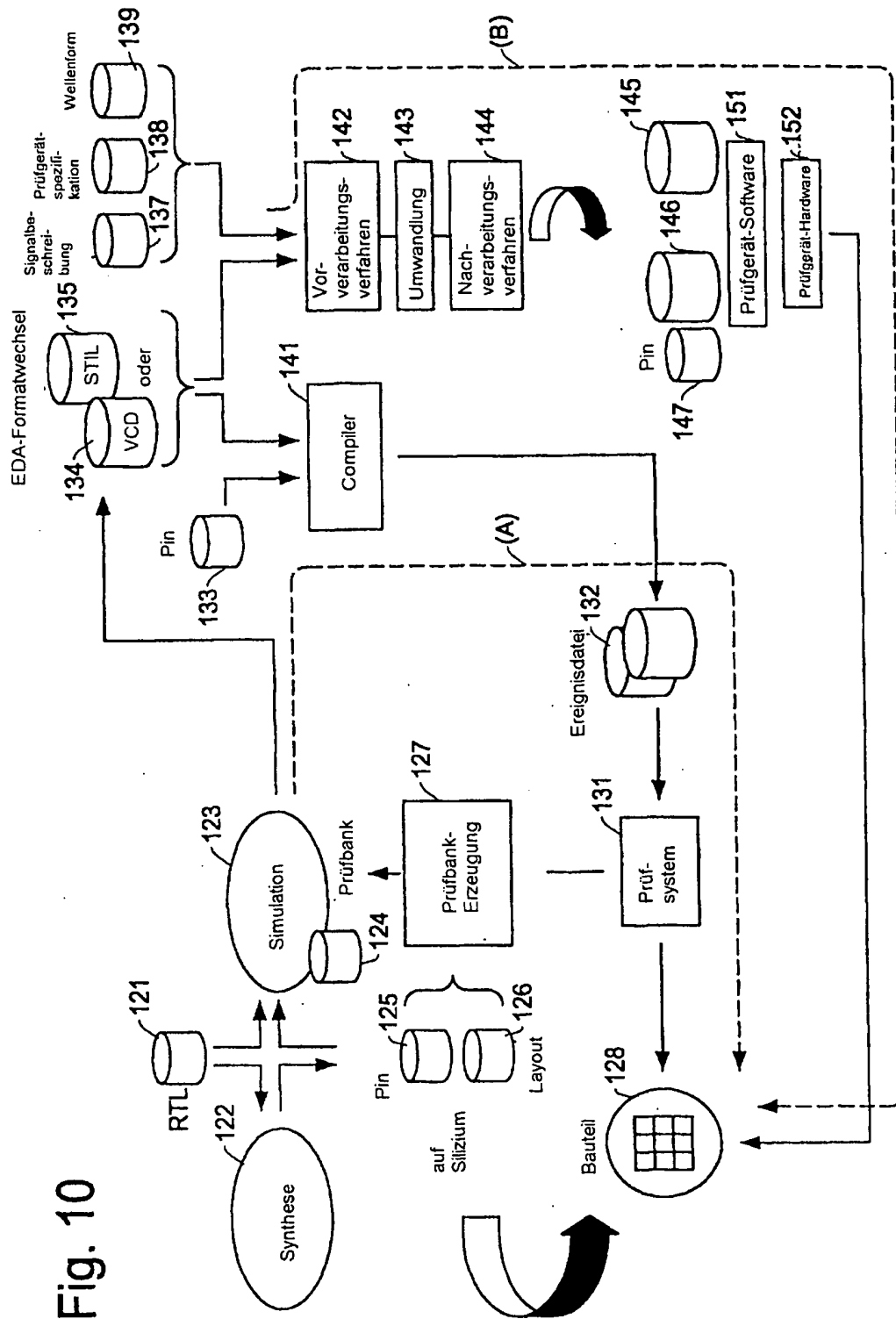


Fig. 11

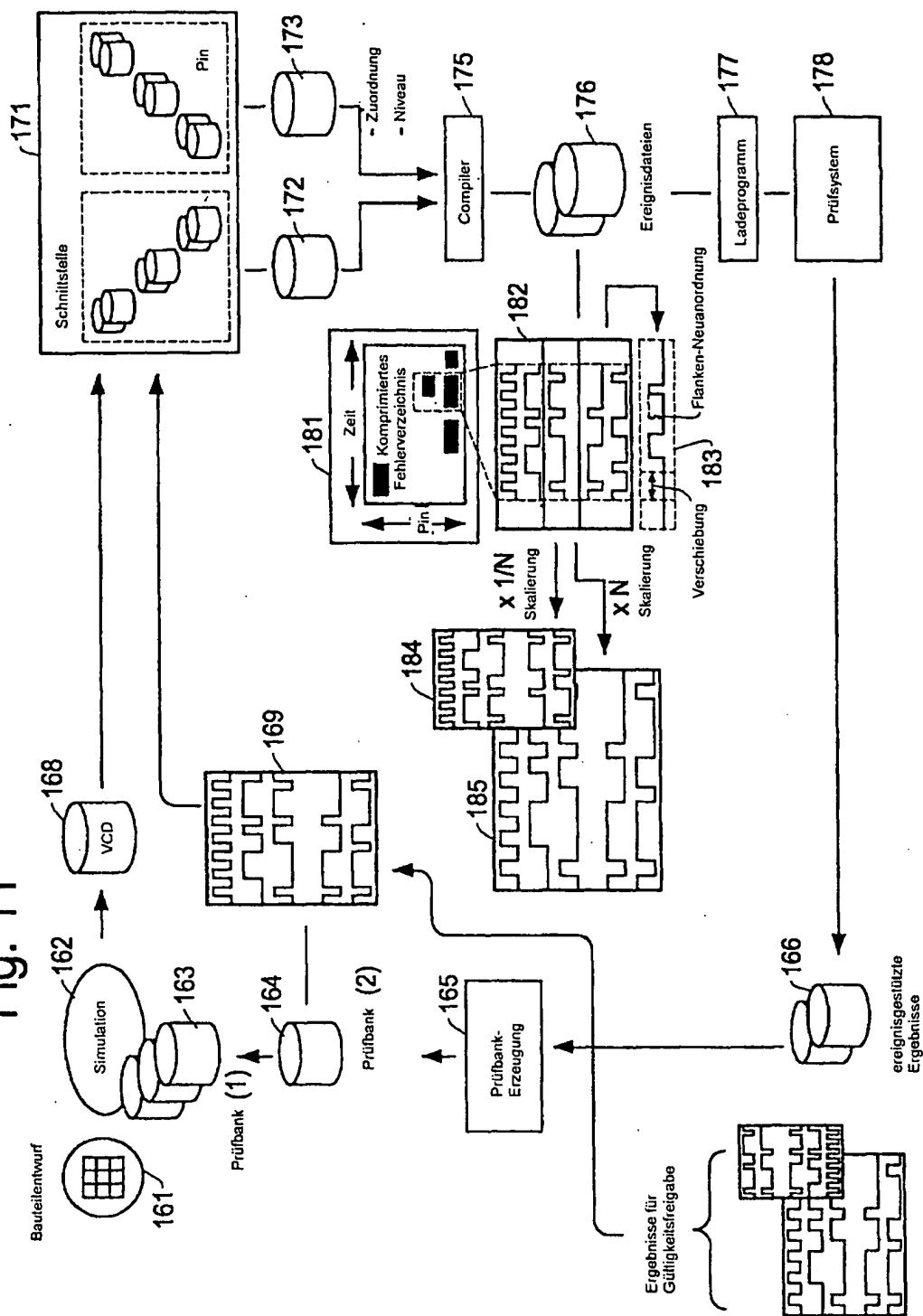


Fig. 12

